

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): TSUNEDOMI, et al.
Serial No.: Not yet assigned
Filed: August 19, 2003
Title: MULTI-PROCESSOR SYSTEM
Group: Not yet assigned

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

August 19, 2003

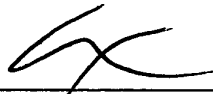
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2003-059060, filed March 5, 2003.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Carl I. Brundidge
Registration No. 29,621

CIB/alb
Attachment
(703) 312-6600

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2003年 3月 5日

出願番号
Application Number:

特願2003-059060

[ST.10/C]:

[JP2003-059060]

出願人
Applicant(s):

株式会社日立製作所

2003年 5月 9日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3033544

【書類名】 特許願
 【整理番号】 HA14673000
 【提出日】 平成15年 3月 5日
 【あて先】 特許庁長官 殿
 【国際特許分類】 H04L 5/00
 G06F 15/16

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 恒富 邦彦

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 吉村 健太郎

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 金川 信康

【発明者】

【住所又は居所】 茨城県ひたちなか市大字高場 2 5 2 0 番地 株式会社日立製作所 自動車機器グループ内

【氏名】 横山 孝典

【発明者】

【住所又は居所】 茨城県ひたちなか市大字高場 2 5 2 0 番地 株式会社日立製作所 自動車機器グループ内

【氏名】 渡部 満

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100084032

【弁理士】

【氏名又は名称】 三品 岩男

【電話番号】 045(316)3711

【手数料の表示】

【予納台帳番号】 011992

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチプロセッサシステム

【特許請求の範囲】

【請求項 1】

スレーブプロセッサと、

前記スレーブプロセッサにつながれた第一通信路と、

前記第一通信路につながれ、当該第一通信路を介した、前記スレーブプロセッサとの通信を開始するマスタプロセッサと、

前記スレーブプロセッサと前記マスタプロセッサとの間をつなぐ、前記第一通信路よりも通信速度が低速な第二通信路と、

を有し、

前記スレーブプロセッサは、

データの送信及び受信のうち少なくとも一方を要求する通信要求コマンドを、前記第二通信路を介して前記マスタプロセッサに送信するコマンド通信手段を有し、

前記マスタプロセッサは、

前記スレーブプロセッサからの前記通信要求コマンドに応じて、前記第一通信路を介した、前記スレーブプロセッサとの、前記データの通信を開始するデータ通信手段を有することを特徴とするマルチプロセッサシステム。

【請求項 2】

マスタにしたがうスレーブと定められた第 1 シングルマスタ型双方向通信インタフェースユニットと、前記第 1 シングルマスタ型双方向通信インタフェースユニットよりも通信速度の小さな第 1 マルチマスタ型双方向通信インタフェースユニットとを有するスレーブプロセッサと、

前記スレーブとの通信を開始するマスタと定められた第 2 シングルマスタ型双方向通信インタフェースユニットと、前記第 2 シングルマスタ型双方向通信インタフェースユニットよりも通信速度の小さな第 2 マルチマスタ型双方向通信インタフェースユニットとを有するマスタプロセッサと、

前記第 1 シングルマスタ型双方向通信インタフェースユニットと前記第 2 シン

グルマスタ型双方向通信インタフェースユニットとをつなぐ第 1 通信ケーブルと

前記第 1 マルチマスタ型双方向通信インタフェースユニットと前記第 2 マルチマスタ型双方向通信インタフェースユニットとをつなぐ第 2 通信ケーブルと、
を有し、

前記スレーブプロセッサは、

データの通信開始を前記マスタプロセッサに要求する通信要求コマンドを、前記第 1 マルチマスタ型双方向通信インタフェースユニットから、前記第 2 通信ケーブルを介して前記マスタプロセッサに送信する第 1 コマンド通信手段を有し、
前記マスタプロセッサは、

前記第 2 マルチマスタ型双方向通信インタフェースが受信した前記通信要求コマンドに応じて、前記シングルマスタ型双方向通信インタフェースユニットとの通信を前記第 2 シングルマスタ型双方向通信インタフェースに開始させ、前記第 1 通信ケーブルを介して前記スレーブプロセッサに前記データを送信するデータ通信手段を有することを特徴とするマルチプロセッサシステム。

【請求項 3】

請求項 2 記載のマルチプロセッサシステムであって、

前記第 1 シングルマスタ型双方向通信インタフェースユニット及び前記第 2 シングルマスタ型双方向通信インタフェースユニットは、S P I (Serial Communication Interface) ユニットであることを特徴とするコントローラ。

【請求項 4】

請求項 2 記載のマルチプロセッサシステムであって、

前記第 1 マルチマスタ型双方向通信インタフェースユニット及び前記第 2 マルチマスタ型双方向通信インタフェースユニットは、シリアル通信インタフェースユニット及び IEEE1394 インタフェースユニットのうちのいずれか一方であることを特徴とするマルチプロセッサシステム。

【請求項 5】

請求項 2 記載のマルチプロセッサシステムであって、

前記マスタプロセッサは、

入力装置が接続され、前記入力装置の出力データを受け付ける入力手段を有し

前記スレーブプロセッサは、

前記入力装置の出力データを用いた演算を行うプログラムを有し、

前記第 1 コマンド通信手段は、前記プログラムの要求に応じて、前記入力装置の出力データの送信を要求する第 1 通信要求コマンドを、前記第 1 マルチマスタ型双方向通信インタフェースユニットから前記マスタプロセッサに送信し、

前記データ通信手段は、前記第 2 マルチマスタ型双方向通信インタフェースユニットが前記第 1 通信要求コマンドを受信した場合には、当該第 1 通信要求コマンドに応じて、前記第 1 シングルマスタ型双方向通信インタフェースユニットからの、前記入力装置の出力データの受信を前記第 2 シングルマスタ型双方向通信インタフェースユニットに開始させることを特徴とするマルチプロセッサシステム。

【請求項 6】

請求項 5 記載のマルチプロセッサシステムであって、

前記マスタプロセッサは、

前記入力装置に対応付けられ、当該入力装置の出力データが格納される第 1 入力ページを含む記憶手段を有し、

前記スレーブプロセッサは、

前記第 1 入力ページに対応付けられた第 2 入力ページを含む記憶手段を有し、

前記第 1 コマンド通信手段は、前記第 1 入力ページの指定を含む前記第 1 通信要求コマンドを送信し、

前記データ通信手段は、前記第 1 通信要求コマンドに含まれる指定が示す前記第 1 入力ページに格納されたデータの受信を前記第 2 シングルマスタ型双方向通信インタフェースユニットに開始させ、当該データを前記第 2 入力ページに格納することを特徴とするマルチプロセッサシステム。

【請求項 7】

請求項 2 記載のマルチプロセッサシステムであって、

前記マスタプロセッサは、

出力装置が接続され、前記出力装置に入力データを入力する出力手段を有し、
前記スレーブプロセッサは、

前記入力データを算出するプログラムを有し、

前記第 1 コマンド通信手段は、前記プログラムの要求に応じて、前記入力データの受信を要求する第 2 通信要求コマンドを、前記第 1 マルチマスタ型双方向通信インタフェースユニットから前記マスタプロセッサに送信し、

前記データ通信手段は、前記第 2 マルチマスタ型双方向通信インタフェースユニットが前記第 2 通信要求コマンドを受信した場合には、当該第 2 通信要求コマンドに応じて、前記第 1 シングルマスタ型双方向通信インタフェースユニットへの、前記出力装置の入力データの送信を前記第 2 シングルマスタ型双方向通信インタフェースユニットに開始させることを特徴とするマルチプロセッサシステム

【請求項 8】

請求項 7 記載のマルチプロセッサシステムであって、

前記スレーブプロセッサは、

前記出力装置に対応付けられ、当該出力装置の入力データが前記プログラムにより格納される第 1 出力ページを含む記憶手段を有し、

前記第 1 コマンド通信手段は、前記第 1 出力ページの指定を含む前記第 2 通信要求コマンドを送信し、

前記データ通信手段は、前記第 2 通信要求コマンドに含まれる指定が示す前記第 1 出力ページに格納された前記入力データの送信を前記第 2 シングルマスタ型双方向通信インタフェースユニットに開始させ、

前記マスタプロセッサは、

前記第 1 出力ページに対応付けられた第 2 出力ページを含む記憶手段と、

前記第 2 シングルマスタ型双方向通信インタフェースユニットが前記第 2 通信要求コマンドに応じて送信したデータを、前記第 2 出力ページに格納するデータ通信手段と、

を有することを特徴とするマルチプロセッサシステム。

【請求項 9】

請求項 2 記載のマルチプロセッサシステムであって、

前記マスタプロセッサは、第 1 プログラムを有し、

前記スレーブプロセッサは、前記第 1 プログラムと協働する第 2 プログラムを有し、

前記第 1 コマンド通信手段は、前記第 2 プログラムの要求に応じて、前記第 1 プログラムの出力データの送信を要求する第 1 通信要求コマンド及び前記第 2 プログラムの出力データの受信を要求する第 2 通信要求コマンドを、前記第 1 マルチマスタ型双方向通信インタフェースユニットから前記マスタプロセッサに送信し、

前記データ通信手段は、前記第 2 マルチマスタ型双方向通信インタフェースユニットが前記第 1 通信要求コマンドを受信した場合には、当該第 1 通信要求コマンドに応じて、前記第 2 シングルマスタ型双方向通信インタフェースユニットに、前記第 1 シングルマスタ型双方向通信インタフェースユニットへの、前記第 1 プログラムの出力データの送信を開始させ、前記第 2 マルチマスタ型双方向通信インタフェースユニットが前記第 2 通信要求コマンドを受信した場合には、当該第 2 通信要求コマンドに応じて、前記第 1 シングルマスタ型双方向通信インタフェースユニットへの、前記第 2 プログラムの出力データの受信を前記第 2 シングルマスタ型双方向通信インタフェースユニットに開始させることを特徴とするマルチプロセッサシステム。

【請求項 1 0】

請求項 2 記載のマルチプロセッサシステムであって、

前記第 1 マルチマスタ型双方向通信インタフェースユニットと前記第 2 マルチマスタ型双方向通信インタフェースユニットとに接続された第 3 通信ケーブルを有し、

前記マスタプロセッサは、

前記スレーブプロセッサに対するコマンドを、前記第 2 マルチマスタ型双方向通信インタフェースユニットから、前記第 3 通信ケーブルを介して前記スレーブプロセッサに送信する第 2 コマンド通信手段を有し、

当該第 2 コマンド通信手段は、

前記第 2 マルチマスタ型双方向通信インタフェースユニットが、前記第 2 通信ケーブルを介して前記通信要求コマンドを受信した場合には、前記第 2 マルチマスタ型双方向通信インタフェースユニットから、前記第 2 通信ケーブルを介して確認メッセージを前記スレーブプロセッサに送信し、

前記第 1 コマンド通信手段は、前記第 2 マルチマスタ型双方向通信インタフェースユニットが、前記第 3 通信ケーブルを介して前記コマンドを受信した場合には、前記第 3 通信ケーブルを介して確認メッセージを前記マスタプロセッサに送信することを特徴とするマルチプロセッサシステム。

【請求項 1 1】

請求項 2 記載のマルチプロセッサシステムであって、

前記第 1 マルチマスタ型双方向通信インタフェースユニットは、前記スレーブプロセッサの内部または外部に設けられ、前記第 2 マルチマスタ型双方向通信インタフェースユニットは、前記マスタプロセッサの内部または外部に設けられることを特徴とするマルチプロセッサシステム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、マルチプロセッサシステムにおけるプロセッサ間通信技術に関する

【0 0 0 2】

【従来技術】

処理能力向上のため、自動車制御用のコントローラ等にはマルチプロセッサシステムが採用されることがある。コストパフォーマンス向上等の観点から、通常のマルチプロセッサシステムでは、複数のプロセッサが、それぞれのプロセッサに内蔵されたシリアル通信インタフェース(S C I : Serial Communication Interface)で接続されている。S C I の通信速度は、プロセッサの機種にも依存するが最大毎秒 5 0 0 K ~ 1 M ビット程度である。

【0 0 0 3】

一方、S C I よりも高速なシリアル通信インタフェースとして、周辺装置用通

信インタフェース(S P I : Serial Peripheral Interface)が知られている。このS P Iは、プロセッサの機種にも依存するが最大毎秒4 M～1 0 Mビット程度の通信速度でデータを伝送可能であるが、周辺回路との接続を行うためのシングルマスタ型の全二重双方向通信であるため、送信を開始できるマスタをシリアル線上に1つしか存在させることができない。

【0 0 0 4】

例えば、このようなS P Iを利用したシステムとして、マイクロコンピュータとマイクロコンピュータのメモリデータをモニタする外部装置との間をS C Iケーブル及びS P Iケーブルで接続したシステムが特開平9 - 2 9 3 0 4 7号公報(特許文献1)に記載されている。このシステムにおいて、S C Iケーブルは、外部装置がマイクロコンピュータにメモリデータ上位アドレスを送信するために利用され、S P Iケーブルは、外部装置がマイクロコンピュータにメモリデータ下位アドレスを送信するため及びマイクロコンピュータからメモリデータを受信するために利用される。

【特許文献1】

特開平9 - 2 9 3 0 4 7号公報

【0 0 0 5】

【発明が解決しようとする課題】

ところで、マルチプロセッサシステムには、一層の処理能力の向上が望まれている。例えば、電気自動車、ハイブリッド自動車、電磁駆動弁を用いたエンジン等の登場に伴い、自動車制御用のマルチプロセッサシステムには、より多くの制御対象及びセンサを接続する必要性が生じ、プロセッサ間通信速度をより高速化する必要も生じている。

【0 0 0 6】

そこで、本発明は、マルチプロセッサシステムの処理能力を向上させることを目的とする。

【0 0 0 7】

【課題を解決するための手段】

本発明においては、

スレーブプロセッサと、
 前記スレーブプロセッサにつながれた第一通信路と、
 前記第一通信路につながれ、当該第一通信路を介した通信を開始する第二プロセッサと、
 前記スレーブプロセッサと前記マスタプロセッサとの間をつなぐ、前記第一通信路よりも通信速度が低速な第二通信路と、
 を有し、
 前記スレーブプロセッサは、
 データの送信及び受信のうち少なくとも一方を要求するコマンドを、前記第二通信路を介して前記マスタプロセッサに送信するコマンド通信手段を有し、
 前記マスタプロセッサは、
 前記スレーブプロセッサからの前記コマンドに応じて、前記第一通信路を介した、前記スレーブプロセッサとの、前記データの通信を開始するデータ通信手段を有することを特徴とするマルチプロセッサシステムを提供する。

【 0 0 0 8 】

【発明の実施の形態】

以下、添付図面を参照しながら、本発明に係る実施の形態について説明する。

【 0 0 0 9 】

まず、図 1 により、本実施の形態に係るマルチプロセッサシステムのハードウェア構成について説明する。なお、ここでは、マルチプロセッサシステムの一例として、自動車制御用のコントロールユニット 1 の内部システムを挙げることにする。

【 0 0 1 0 】

本実施の形態に係るコントロールユニット 1 は、互いに異なる通信速度でデータを伝送する 2 種類の通信ケーブル 4, 5、2 種類の通信ケーブル 4, 5 で接続された 2 つのプロセッサ 2, 3 を有する。

【 0 0 1 1 】

2 種類の通信ケーブル 4, 5 のうち、一方の通信ケーブル 4 は、2 本の信号線を含む S C I ケーブルであり、他方の通信ケーブル 5 は、3 本の信号線を含む S

P I ケーブルである。S C I ケーブル 4 の 2 本の信号線は、一方のプロセッサ 2 が有する S C I ユニット(後述)の T X ポートと他方のプロセッサ 3 が有する S C I ユニット(後述)の R X ポートとの間、及び、一方のプロセッサ 2 が有する S C I ユニットの R X ポートと他方のプロセッサ 3 が有する S C I ユニットの T X ポートとの間をつないでいる。一方、S P I ケーブル 5 の信号線のうち、1 本の信号線は、2 つのプロセッサ 2 , 3 が有する S P I ユニット(後述)の C L K ポート間をつなぎ、他の 2 本の信号線は、一方のプロセッサ 2 が有する S P I ユニットの M I ポートと他方のプロセッサ 3 が有する S P I ユニットの S O ポートとの間、及び、一方のプロセッサ 2 が有する S P I ユニットの M O ポートと他方のプロセッサ 3 が有する S P I ユニットの S I ポートとの間をつないでいる。

【 0 0 1 2 】

一方、各プロセッサ 2 , 3 は、自動車の制御に関する処理が定義されたプログラム等の各種データを保持する内蔵メモリ(RAM、ROM、EEPROM、Flashメモリ等) 2 2 , 3 2、内蔵メモリ 2 2 , 3 2 等からフェッチした命令を実行する演算ユニット 2 1 , 3 1、S C I ケーブル 4 が接続されるとともにクロック同期式または調歩同期式の全二重シリアル通信を実現する S C I ユニット 2 3 , 3 3、S P I ケーブル 5 が接続されるとともにクロック同期式の全二重シリアル通信を実現する S P I ユニット 2 4 , 3 4、制御対象となる 1 つ以上の出力装置(例えば、アクチュエータ、リレー) 8 a , 8 b にデータを入力する出力ユニット(例えば、I / O ポート、A D コンバータ) 2 6 , 3 6、制御対象の状態に相關する情報を検知する 1 つ以上の入力装置(例えば、センサ類) 9 a , 9 b の出力を受け付ける入力ユニット(例えば、I / O ポート、A D コンバータ) 2 5 , 3 5、これらのユニットを相互に接続する内部バス 2 8 , 3 8、を有している。なお、図 1 には、2 つのプロセッサ 2 , 3 の入力ユニット 2 5 , 3 5 及び出力ユニット 2 6 , 3 6 に入力装置 9 a , 9 b 及び出力装置 8 a , 8 b が接続された構成を例示しているが、いずれか一方のプロセッサの入力ユニット及び出力ユニットだけに入力装置及び出力装置が接続されることもある。

【 0 0 1 3 】

S C I ユニット 2 3 , 3 3 は、2 つのプロセッサ 2 , 3 のいずれからでも通信(

以下、S C I 通信)を開始できるマルチマスタ型通信インタフェースである。S C I は基本的には1 b y t e 単位のデジタル入出力であるが、例えば8 b y t e 程度の送受信バッファをS C I ユニット内に設ければ、連続して数 b y t e のデータを送受信可能である。

【0 0 1 4】

S P I ユニット2 4 , 3 4 は、マスタプロセッサと定められた1つのプロセッサ(本実施の形態ではプロセッサ3)からのみ他のプロセッサ(スレーブプロセッサ)との通信(以下、S P I 通信)を開始できるシングルマスタ型の通信インタフェースである。これらのS P I ユニット2 4 , 3 4 は、S P I ケーブル5を介して他方のS P I ユニットから転送されたデータを保持するための数十byte程度の受信バッファ2 4 A , 3 4 A、及び、S P I ケーブル5を介して他方のS P I ユニットに転送されるデータを保持するための数十byte程度の送信バッファ2 4 B , 3 4 Bを有している。マスタプロセッサ3がC S (Chip Select)信号によって宛先スレーブプロセッサ2を指定すると、マスタプロセッサ3のS P I ユニット(マスタ)3 4 の送信バッファ3 4 B内のデータが、マスタの生成するクロック信号と同期して、スレーブプロセッサ2のS P I ユニット(スレーブ)2 4 の受信バッファ2 4 Aに転送されるとともに、スレーブの送信バッファ2 4 B内のデータがマスタの受信バッファ3 4 Aへ転送される。

【0 0 1 5】

なお、以上述べたハードウェア構成は、一例であり、必要に応じて、適宜の変更を加えることができる。例えば、内蔵メモリのみではメモリ容量が不足する場合、または、書換え回数の少ないF l a s hメモリが内蔵メモリとして用いられている場合には、内蔵メモリのメモリ容量または書換え回数を補うため、図1に破線で示したように、外部バス6 a , 6 bを介してプロセッサ2 , 3に外部メモリ(RAM、F l a s hメモリ等)7 a , 7 bを接続することが望ましい。また、図1に示した構成では、S C I ユニット及びS P I ユニットがプロセッサに内蔵されているが、例えばプロセッサ2 , 3として比較的低機能な小型のものを用いる場合には、S C I ユニット及びS P I ユニットの外部に設けてもよい。

【 0 0 1 6 】

このようなハードウェア構成を有するマルチプロセッサシステムによれば、自動車制御のための機能を2つのプロセッサ2,3に分散する機能分散システム、及び、自動車制御に伴う負荷を2つのプロセッサ2,3に分散する負荷分散システムのいずれも実現することができる。ここでは、入出力プロセッサ3の入力ユニット35及び出力ユニット36にだけ入力装置及び出力装置を1つ以上ずつ接続して、出力装置に関する制御処理(制御プログラム)をスレーブプロセッサ(以下、制御プロセッサ)2に割り当て、各外部装置(入力装置、出力装置)との入出力処理(入出力ドライバ)及び制御プロセッサ2上の制御プログラムによる演算結果の判定処理(アプリケーションプログラム)をマスタプロセッサ(以下、入出力プロセッサ)3に割り当てることによって実現した機能分散システムを例として、以下、2つのプロセッサ2,3の内蔵メモリ22,23のバッファ領域及びソフトウェア構成を説明する。

【 0 0 1 7 】

2つのプロセッサ2,3の内蔵メモリ22,32(外部メモリ6,7が設けられている場合には、内蔵メモリ22,32または外部メモリ6,7)の記憶領域には、SPIユニットを介して送信するデータ及びSPIユニットを介して受信したデータを保持するためのバッファ領域が含まれる。それらのバッファ領域は、図2に示すように、固定長の固定記憶領域であるページ単位で管理され、それぞれのページには、ページIDとしてページ番号 P_1 , P_N が割り当てられている。

【 0 0 1 8 】

入出力プロセッサ3のページ群には、複数の入力ページ3C、複数の出力ページ3Dが含まれ、制御プロセッサ2のページ群には、入出力プロセッサ3の各入力ページ3Cと同じページ番号が与えられた複数の入力ページ2C、入出力プロセッサ3の各出力ページ3Dと同じページ番号が与えられた複数の出力ページ2Dが含まれる。入出力プロセッサ3の各入力ページ3Cには、自身に対応付けられた入力装置の出力データが入出力ドライバによって格納され、制御プロセッサ2の各入力ページ2Cには、自身と同じページ番号の入力ページ3Cのデータがコピーされる。一方、制御プロセッサ2の各出力ページ2Dには、自身に対応付

けられた出力装置への入力制御プログラムによって格納され、入出力プロセッサ 3 の各出力ページ 3 D には、自身と同じページ番号の出力ページ 2 D のデータがコピーされる。このため、制御プロセッサ 2 上の制御プログラムは、制御プロセッサ 2 の入力ページ 2 C からデータをリードすることによって、入出力プロセッサ 2 側の入力装置の出力を取得することができ、入出力プロセッサ 3 上の入出力ドライバは、入出力プロセッサ 3 の出力ページ 3 D からデータをリードすることによって、制御プロセッサ 2 上の制御プログラムの出力(出力装置への入力データ)を取得することができる。

【 0 0 1 9 】

さらに、入出力プロセッサ 3 のページ群には、複数のライトオンリページ 3 A と複数のリードオンリページ 3 B とを有する共有メモリページが含まれ、制御プロセッサ 2 のページ群には、入出力プロセッサ 3 の各リードオンリページ 3 B と同じページ番号が与えられた複数のライトオンリページ 2 B と入出力プロセッサ 3 の各ライトオンリページ 3 A と同じページ番号が与えられた複数のリードオンリページ 2 A とを有する共有メモリページが含まれる。

【 0 0 2 0 】

入出力プロセッサ 3 の各ライトオンリページ 3 A には、自身に対応付けられたアプリケーションプログラムの出力が格納され、制御プロセッサ 2 の各リードオンリページ 2 A には、自身と同じページ番号のライトオンリページ 3 A のデータがコピーされる。一方、制御プロセッサ 2 の各ライトオンリページ 2 B には、自身に対応付けられた制御プログラムの出力が格納され、入出力プロセッサ 3 の各リードオンリページ 3 B には、自身と同じページ番号のライトオンリページ 2 B のデータがコピーされる。このため、制御プロセッサ 2 上の制御プログラムは、制御プロセッサ 2 のリードオンリページ 2 A のデータをリードすることによって、入出力プロセッサ 3 上のアプリケーションプログラムの出力データを取得することができ、入出力プロセッサ 3 上のアプリケーションプログラムは、入出力プロセッサ 3 のリードオンリページ 3 B のデータをリードすることによって、制御プロセッサ 2 上の制御プログラムの出力データを取得することができる。

【 0 0 2 1 】

なお、S P I ユニットを介して送受信される通信データには、図 3 に示すように、これらのページに格納されるデータの格納領域 D_1 の他、ページ番号の格納領域 D_2 、パッドの格納領域(本実施の形態では未使用) D_3 、チェックサムの格納領域 D_4 、チェックサムの 1 の補数の格納領域 D_5 が設けられる。このため、これらのページのサイズは、S P I ユニット 2 4 , 3 4 の受信バッファ及び送信バッファの容量よりも 4 バイト小さくしてある。ただし、これらの格納領域 $D_2 \sim D_5$ を通信データに設けない場合には、ページのサイズを、S P I ユニット 2 4 , 3 4 の受信バッファ及び送信バッファの容量と同じにしてもよい。

【 0 0 2 2 】

図 4 に、2 つのプロセッサ 2 , 3 のソフトウェア構成を示す。

【 0 0 2 3 】

制御プロセッサ 2 の内蔵メモリ 2 2 に格納されたソフトウェアのなかには、出力装置に関する制御処理(エンジン制御、トルク制御、パワートレイン系制御、ボディ制御、ハイブリッド自動車及び電気自動車の場合にはさらにバッテリー制御等)ごとに準備された制御プログラム 2 0 0 A ~ 2 0 0 M、S C I 通信を行うコマンド通信部 2 2 0 を実現するプログラム群、S P I 通信を行うデータ通信部 2 1 0 を実現するプログラム群が含まれている。これらの概要は、以下の通りである。

【 0 0 2 4 】

各制御プログラム 2 0 0 A ~ 2 0 0 M は、自身に対応付けられた入力装置の出力データを用いて制御処理を実行し、それにより、自身に対応付けられた出力装置に与えるための制御データを生成する。これら各制御プログラムは、コマンド通信部 2 2 0 が提供する機能により、自身に対応付けられた入力装置 9 b の出力を入出力プロセッサ 3 から取得し、かつ、自身に対応付けられた出力装置 8 b に入出力プロセッサ 3 から制御データを入力させる。

【 0 0 2 5 】

コマンド通信部 2 2 0 のプログラム群には、入出力プロセッサ 3 に対するコマンドを制御プログラム 2 0 0 A ~ 2 0 0 M の要求に応じて生成する通信クライアント群、制御プログラム 2 0 0 A ~ 2 0 0 M と通信クライアント群とのアプリケ

ーションインタフェースを実現するインタフェースプログラム 2 2 1、S C I 通信を制御する通信マネージャ 2 2 3、入出力プロセッサ 3 からのコマンドを実行する通信サーバ(共有メモリサーバ) 2 2 4、S C I ユニット 2 3 を制御する S C I ドライバ 2 2 5 が含まれている。

【 0 0 2 6 】

通信クライアント群には、出力ページ 2 D のデータ受信を入出力プロセッサ 3 に要求する受信要求コマンド(RECV_OUT)を生成する出力クライアント 2 2 2 B、入力ページ 3 C のデータ送信を入出力プロセッサ 3 に要求する送信要求コマンド(XMIT_IN)を生成する入力クライアント 2 2 2 C、ライトオンリページ 2 B, 3 A のデータ交換を入出力プロセッサ 3 に要求する送受信要求コマンド(SYNC_PAGE)を生成する共有メモリクライアント 2 2 2 A が含まれる。これらの通信クライアント 2 2 2 A ~ 2 2 2 C が生成したコマンドを入出力プロセッサ 3 に送信するためのコマンドメッセージには、図 5 に示すように、S C I コネクションの確立及び切断を要求する S C I コマンド 7 1、コマンドメッセージの識別に用いられる 1 ビット以上のシーケンシャルビットデータ 7 2、通信クライアントが生成したコマンドに応じて提供されるサービスの I D 7 3、通信クライアントが生成したコマンド(コマンド名、サービスごとにコマンドに割りふられたコマンド I D) 7 4、通信クライアントが生成したコマンドの引数 7 5 が含まれている。以下においてコマンドメッセージに格納する、サービス I D、コマンド名、コマンド I D 及び引数の例を、図 6 の項目(1)~(3)に示す。

【 0 0 2 7 】

インタフェースプログラム 2 2 1 には、制御プログラム 2 0 0 A ~ 2 0 0 M の要求に応じて通信クライアント 2 2 2 A ~ 2 2 2 C をコールする下記関数が含まれている。

(A) input_sync(top,num)

第一引数 top: 受信ページの先頭ページ番号、第二引数 num: 受信ページ数

この入力関数は、入出力プロセッサ 3 の入力ページ 3 C のデータをリードするためのインタフェースを、制御プロセッサ 2 上の制御プログラム群 2 0 0 に提供する。具体的には、第一引数 top が示す入力ページ 3 C を先頭とする、第二引数 n

umに相当するページ数分の一連の入力ページ3 Cから、それらと同じページ番号の入力ページ3 Cにデータが転送されるように、入力クライアント2 2 2 Cをコールする。

(B)output_sync(top,num)

第一引数top:送信ページの先頭ページ番号、第二引数num:送信ページ数

この出力関数は、入出力プロセッサ3の出力ページ3 Dにデータをライトするためのインタフェースを、制御プロセッサ2上の制御プログラム群2 0 0に提供する。具体的には、第一引数topが示す出力ページ2 Dを先頭とする、第二引数numに相当するページ数分の一連の出力ページから、それらと同じページ番号の出力ページ3 Dにデータが転送されるように、出力クライアント2 2 2 Bをコールする。

(C)read_write_sync(r_page,w_page)

第一引数r_page:受信ページ番号、第二引数w_page:送信ページ番号

この共有メモリ関数は、制御プロセッサ2のライトオンリページ2 Bのデータ及び入出力プロセッサ3のライトオンリページ3 Aのデータを交換するためのインタフェースを、制御プロセッサ2上の制御プログラム群2 0 0及び入出力プロセッサ3上のアプリケーションプログラム群3 0 0に提供する。具体的には、第二引数w_pageが示すライトオンリページ2 Bから、そのライトオンリページと同じページ番号のリードオンリページ3 Bにデータが転送され、かつ、第一引数r_pageが示すライトオンリページ3 Aから、そのライトオンリページと同じページ番号のリードオンリページ2 Aにデータが転送されるように、共有メモリクライアント2 2 2 Aをコールする。

【0 0 2 8】

共有メモリサーバ2 2 4は、入出力プロセッサ3からのコマンドのうち、送受信要求コマンド(SYNC_PAGE)及び後述のリード要求コマンド(READ_PAGE)を解釈及び実行し、それぞれのコマンドの実行結果を表す応答コマンド(正常終了を表すACK、異常終了を表すNAK)を生成する。この応答コマンドを入出力プロセッサ3に送信するための応答メッセージのフォーマットは、通信クライアントが生成するコマンドメッセージのフォーマット(図5参照)と同じである。但し、デ

ータ領域 7 5 には、サービス I D の代わりに、コマンドに対する応答であること
示す応答 I D が格納される。以下において応答メッセージに格納する、応答 I D
、コマンド名、コマンド I D 及び引数の一例を、図 6 の項目 (4) に示す。

【 0 0 2 9 】

通信マネージャ 2 2 3 は、通信クライアント 2 2 2 A ~ 2 2 2 C 及び通信サー
バ 2 2 4 が生成したメッセージの送信を S C I ドライバ 2 2 5 に依頼するととも
に、S C I ドライバ 2 2 5 が受信した、入出力プロセッサ 3 からのメッセージを
、通信サーバ 2 2 4 またはコマンド発行元通信クライアントに渡す。また、通信
マネージャ 2 2 3 は、複数のサービスが通信マネージャ 2 2 3 を同時使用しない
ように、通信マネージャを使用中のサービスのサービス I D を保持するクライ
アント使用権及びサーバ使用権を管理する。これにより通信マネージャ 2 2 3 の競
合使用が防止されるため、例えば通信マネージャ 2 2 3 のコマンド保持用バッフ
ァが 1 コマンド分のサイズでよくなる。このため、通信マネージャ 2 2 3 が簡素
化される。また、後述するように、通信マネージャ 2 2 3 は、クライアント使用
権の参照により、入出力プロセッサ 3 からの応答メッセージの宛先クライアント
を、通信クライアント 2 2 2 A ~ 2 2 2 C のなかから特定することができるため
、上述したように、応答メッセージにはサービス I D が加えられている必要がな
い。このため、低速な S C I 通信のオーバーヘッドを低減することができる。

【 0 0 3 0 】

S C I ドライバ 2 2 5 は、初期化处理 (S C I ユニット 2 3 の割込み設定、ボ
ーレート設定等)、通信マネージャ 2 2 3 から渡されたメッセージを S C I ユニ
ット 2 3 から送信する送信処理、S C I ユニット 2 3 でメッセージを受信してそ
れを通信マネージャ 2 2 3 に渡す受信処理を実行する。なお、S C I ドライバ 2
2 5 は、S C I レベルのエラー (パリティエラー、フレーミングエラー) を送信処
理で検出したときにはメッセージ再送処理を実行し、S C I レベルのエラーを受
信処理で検出したときには受信パケットを破棄する。また、必要に応じて、通信
マネージャ、制御プログラム等にエラーの種別を通知する。

【 0 0 3 1 】

データ通信部 2 1 0 のソフトウェア群には、ページ管理プログラム 2 1 1、S

P I ユニット 2 4 を制御する S P I ドライバ 2 1 2 が含まれている。

【 0 0 3 2 】

ページ管理プログラム 2 1 1 は、外部からの通信クライアント 2 2 2 A ~ 2 2 2 C 及び共有メモリサーバ 2 2 4 からの要求に応じて、出力ページ 2 D またはライトオンリページ 2 B から S P I ユニット 2 4 の送信バッファ 2 4 B に、または、S P I ユニット 2 4 の受信バッファ 2 4 A から入力ページ 2 C またはリードオンリページ 2 A にデータをページ単位で転送する。

【 0 0 3 3 】

S P I ドライバ 2 2 5 は、S P I ユニット 2 4 の初期化处理(スレーブモード設定、S P I 通信完了後の割込み禁止設定)、コマンドメッセージ送信直前の通信クライアントの要求に応じて S P I ユニット 2 4 をイネーブルにする送受信開始処理を実行する。また、S P I ドライバ 2 2 5 は、送受信中のメッセージ化けを検出するため、送信前には、S P I ユニット 2 4 の送信バッファ 2 4 B のチェックサムを計算して、チェックサムと 1 の補数をコマンドメッセージにライトし、受信後には、S P I ユニット 2 4 の受信バッファ 2 4 A のチェックサムを計算し、チェックサムと 1 の補数が正しいか否かをチェックする。なお、本実施の形態では、応答メッセージによって S P I 通信の終了が通知されるようにするため、初期化处理で、S P I 通信完了後の割込みを禁止に設定しているが、応答メッセージの代わりに、S P I 通信完了時に割込みを発生させるようにする場合には、初期化处理で割込みを設定すればよい。

【 0 0 3 4 】

一方、入出力プロセッサ 3 の内蔵メモリ 3 2 に格納されたソフトウェアのなかには、制御プロセッサ 2 の制御プログラムに対応付けて準備されたアプリケーションプログラム 3 0 0 A ~ 3 0 0 M、S C I 通信を行うコマンド通信部 3 2 0 を実現するプログラム群、S P I 通信を行うデータ通信部 3 1 0 を実現するプログラム群、入力装置 9 b の出力データ取込み及び出力装置 8 b へのデータ入力を実行する入出力ドライバ 3 5 0 が含まれる。これらの概要は、以下の通りである。なお、入出力プロセッサ 2 上のソフトウェアのうち、制御プロセッサ 3 上の同一名のソフトウェアと同様な処理を実行するものについては、詳細な説明を省略す

る。

【 0 0 3 5 】

各アプリケーションプログラム 3 0 0 A ~ 3 0 0 M は、制御プロセッサ 2 上の制御プログラム 2 0 0 A ~ 2 0 0 M の演算結果を判定するため、制御プロセッサ 2 上の制御プログラム 2 0 0 A ~ 2 0 0 M と同様の処理を実行し、その結果と、制御プロセッサ 2 上の制御プログラム 2 0 0 A ~ 2 0 0 M の演算結果とを比較する。これらの各アプリケーションプログラムは、コマンド通信部 3 2 0 が提供する機能によって、制御プロセッサ 2 上の制御プログラムの演算結果の判定のために必要なデータを、制御プロセッサ 2 上の制御プログラムと交換する。

【 0 0 3 6 】

コマンド通信部 3 2 0 のプログラム群には、アプリケーションプログラム 3 0 0 A ~ 3 0 0 M の要求に応じたコマンドを生成する通信クライアント(共有メモリクライアント) 3 2 2、アプリケーションプログラム群 3 0 0 と共有メモリクライアント 3 2 2 とのアプリケーションインタフェースを実現するインタフェースプログラム 3 2 1、制御プロセッサ 2 上の通信マネージャと同様な S C I 通信を制御する通信マネージャ 3 2 3、制御プロセッサ 2 からのコマンドに応じたサービスを提供する通信サーバ群 3 2 4、制御プロセッサ 2 上の S C I ドライバ 2 2 5 と同様な処理によって S C I ユニット 3 3 を制御する S C I ドライバ 3 2 5 が含まれている。

【 0 0 3 7 】

通信クライアントには、共有メモリクライアント 3 2 2 が少なくとも含まれる。共有メモリクライアント 3 2 2 がは、ライトオンリページ 2 B , 3 A のデータ交換を制御プロセッサ 2 に要求する送受信要求コマンド(SYNC_PAGE)を生成するとともに受信バッファ 2 4 A からのデータリードを制御プロセッサ 2 に要求する送受信要求コマンド(SYNC_PAGE)を生成する要求する。

【 0 0 3 8 】

インタフェースプログラム 3 2 1 には、制御プロセッサ 2 上のインタフェースプログラム 2 2 2 の共有メモリ関数 read_write_sync() と同じ共有メモリ関数 read_write_sync() が少なくとも含まれる。

【 0 0 3 9 】

データ通信部 3 1 0 のプログラム群には、制御プロセッサ 2 上のページ管理プログラム 2 1 1 と同様な処理を実行するページ管理部プログラム 3 1 1、S P I マネージャ 3 1 2、S P I ユニット 2 4 を制御する S P I ドライバ 3 1 3 が含まれている。

【 0 0 4 0 】

S P I マネージャ 3 1 2 は、複数のサービスが S P I ユニットの排他的に使用するように、S P I ユニットを使用中のサービスのサービス I D を記録する S P I 使用権を管理する。なお、本実施の形態では、サーバ使用権の管理によって、複数のサービスに S P I ユニットの排他的に使用させることができているため、必ずしも S P I マネージャ 3 1 2 を設ける必要はない。

【 0 0 4 1 】

S P I ドライバ 3 2 5 は、S P I ユニット 3 4 の初期化処理(マスタモード設定、S P I 通信完了後の割込み許可設定)、通信サーバ群 3 2 4 の指示に応じて S P I 通信を開始させる送受信開始処理を実行する。送受信開始処理では、S P I ドライバ 3 2 5 は、S P I ユニット 3 4 のレジスタを用いて S P I 通信を開始させる。S P I 通信では、S P I ユニット 3 4 が、C L K を発信しながら、その C L K に同期させて送信バッファ 3 4 B のデータを制御プロセッサ 2 の S P I ユニット 2 4 の受信バッファ 2 4 A に転送させるとともに、制御プロセッサ 2 の S P I ユニット 2 4 の送信バッファ 2 4 B のデータを受信バッファ 3 4 A に転送させる。そして、S P I 通信完了後の割込みに応じて、S P I ドライバ 3 2 5 は、通信マネージャ 3 2 3 を起動した通信サーバを通信マネージャ 3 2 3 にコールさせる。

【 0 0 4 2 】

通信サーバ群 3 2 4 には、共有メモリサーバ 3 2 4 A、入力サーバ 3 2 4 C、出力サーバ 3 2 4 B が含まれている。共有メモリサーバ 3 2 4 A は、制御プロセッサ 2 からのコマンドのうち、送受信要求コマンド(SYNC_PAGE)を解釈及び実行し、その実行結果を表す応答コマンド(A C K、N A K)を生成する。入力サーバ 3 2 4 C は、制御プロセッサ 2 からのコマンドのうち、送信要求コマンド(XMIT_

IN)を解釈及び実行し、その実行結果を示す応答コマンド(ACK、NAK)を生成する。出力サーバ324Bは、制御プロセッサ2からのコマンドのうち、受信要求コマンド(RECV_OUT)を解釈及び実行し、その実行結果を示す応答コマンド(ACK、NAK)を生成する。これらの応答コマンドを制御プロセッサ2に送信するための応答メッセージのフォーマットは、制御プロセッサ2の共有メモリサーバ224が生成する応答メッセージと同じである。

【0043】

入出力ドライバ350は、通信サーバ324A～324Cの要求に応じて、入力装置9からのデータ取込み及び出力装置8へデータ書き込みを実行する。

【0044】

なお、本実施の形態では、入出力プロセッサ3の入力ユニット35及び出力ユニット36にだけ入力装置9b及び出力装置8bが接続しているため、入出力プロセッサのインタフェースプログラム321には入力関数input_sync()及び出力関数output_sync()が含まれず、入出力プロセッサ3の通信クライアントには入力クライアント及び出力クライアントが含まれていない。また、制御プロセッサの通信サーバには入力サーバ及び出力サーバが含まれていない。しかし、制御プロセッサ2の入力ユニット25及び出力ユニット26にも入力装置9a及び出力装置8bが接続され、かつ、入出力プロセッサ3上のアプリケーションプログラムが、その入力装置9a及び出力装置8aとデータをやりとりする必要がある場合には、入出力プロセッサ3の通信クライアントに入力クライアント及び出力クライアントを含め、かつ、入出力プロセッサ3のインタフェースプログラム321に入力関数input_sync()及び出力関数output_sync()を含める必要がある。また、制御プロセッサの通信サーバには入力サーバ及び出力サーバを含める必要がある。

【0045】

また、本実施の形態に係る機能分散システムでは、出力装置に関する制御処理を制御プロセッサにのみ割り当てているため、制御プログラムが制御プロセッサにだけインストールされているが、例えば、出力装置に関する制御処理の一部が入出力プロセッサ3に割り当てられてもよい。また、上記の処理以外の処理が各

プロセッサに割り当てられてもよい。

【 0 0 4 6 】

つぎに、以上のようなソフトウェア構成を有するマルチプロセッサシステムにおいて実行される4種類の処理について説明する。

(1)制御プロセッサ2上の制御プログラム200A～200Mのうち、いずれかの制御プログラム(ここでは、制御プログラム200Kとする)が入出力プロセッサ3側の入力装置9bの出力を取得する場合には、図7に示した処理が実行される。具体的には、以下の通りである。

【 0 0 4 7 】

制御プログラム200Kは、自身に対応付けられた複数の入力装置の出力が格納される一連の入力ページ3Cの先頭ページ番号及びページ数numを第一引数top及び第二引数として、インタフェースプログラム221の入力関数input_sync()をコールする。なお、制御プログラム200Kに対応付けられた入力装置の出力が格納される入力ページ3Cが1ページである場合には、その入力ページのページ番号及びページ数「1」を第一引数top及び第二引数numとして入力関数input_sync()がコールされる。

【 0 0 4 8 】

その後、入力関数input_sync()によりコールされた入力クライアント222Cは、入出力プロセッサ3の入力サーバ324Cに要求する入力サービスのサービスID「0」の登録を通信マネージャ223に要求する。これにより、入力サービスのサービスID「0」がクライアント使用権に登録され、入力クライアント222Cは、クライアント使用権を獲得する(1101)。

【 0 0 4 9 】

さらに、入力クライアント222Cは、起動時に渡された第一引数top及び終了フラグ(numが1の場合、最終ページの送信要求コマンドであることを示す値「1」、numが複数の場合、「0」)を引数とする送信要求コマンドメッセージ(XMIT_IN)を生成し、それを通信マネージャ223に渡す。通信マネージャ223が、その送信要求コマンドメッセージの送信をSCIドライバ225に依頼すると、その送信要求コマンドメッセージが、SCIケーブル4を介して入出力プロセッサ

3 に送信される (1 1 0 2)。

【 0 0 5 0 】

入出力プロセッサ 3 では、S C I ドライバ 3 2 5 が、制御プロセッサ 2 からのメッセージを受信すると、それが通信マネージャ 3 2 3 に渡される。通信マネージャ 3 2 3 は、それがコマンドメッセージであることを確認すると、そのコマンドメッセージを、そのコマンドメッセージに含まれていたサービス I D により定まる入力サーバ 3 2 4 C に渡す。入力サーバ 3 2 4 C は、そのコマンドメッセージを解釈し、その解釈結果に基づき以下の処理を実行させる (1 1 0 3)。

【 0 0 5 1 】

入力サーバ 3 2 4 C は、コマンドメッセージに含まれていたサービス I D の登録を通信マネージャ 3 2 3 及び S P I マネージャ 3 1 2 に要求する。これにより、入力サーバ 3 2 4 C が提供する入力サービスのサービス I D 「0」がサーバ使用権及び S P I 使用権に登録され、入力サーバ 3 2 4 C は、サーバ使用権及び S P I 使用権を獲得する。さらに、入力サーバ 3 2 4 C は、入力ページ 3 C から S P I ユニット 3 4 へのデータ転送をページ管理プログラム 3 1 1 に依頼する。このとき、ページ管理プログラム 3 1 1 には、コマンドメッセージが引数として含むページ番号 (転送元ページのページ番号)、入力ページに対する処理内容 (リード)、転送先アドレス (送信バッファ 3 4 B のアドレス) が渡される。これに応じて、ページ管理プログラム 3 1 1 は、入力ドライバ 3 5 0 を介して、すべての入力装置の出力をリードし、すべての入力ページ 3 C のデータを、それぞれのページに対応付けられた入力装置の出力で更新する (1 1 0 4)。さらに、ページ管理プログラム 3 1 1 は、転送元ページからデータをリードし、それを、転送先アドレスが示す、送信バッファ 3 4 B の記憶領域にライトする (1 1 0 5)。送信バッファ 3 4 B へのデータ転送が終了すると、入力サーバ 3 2 4 C の指示に応じて、通信マネージャ 3 2 3 が、S P I ドライバ 3 1 3 に送信開始を指示する。これにより、メッセージコマンドに引数として含まれていたページ番号の入力ページ 3 C のデータ、即ち、入力装置の出力が、S P I ケーブル 5 を介して制御プロセッサ 2 に送信される (1 1 0 6)。

【 0 0 5 2 】

1 ページ分の入力ページのデータ送信が正常終了し、入出力プロセッサ3で割込みが発生すると、入力サーバ324Cは、応答ID「7」及び実行結果ACK等を含む応答メッセージを作成し、それを通信マネージャ323に渡す。通信マネージャ323が、その応答メッセージの送信をSCIドライバ325に依頼すると、その応答メッセージが、SCIケーブル4を介して制御プロセッサ2に送信される。

【0053】

また、入力サーバ324Cは、コマンドメッセージに引数として含まれていた終了フラグの値が「1」であるか否かを判断する。その結果、入力サーバ324Cは、終了フラグの値が「1」であれば、通信マネージャ323及びSPIマネージャ312にサーバ使用権及SPI使用権を開放させ、終了フラグの値が「1」でなければ、次の入力ページの送信要求コマンドメッセージ(XMIT_IN)を待つ(1107)。

【0054】

制御プロセッサ2では、SCIドライバ225が、入出力プロセッサ3からのメッセージを受信すると、それを通信マネージャ323に渡す。通信マネージャ323は、そのメッセージが応答ID「7」を含めば、それを、クライアント使用権に登録されたサービスIDに対応する入力クライアント222Cに応答メッセージとして渡す。入力クライアント222Cは、応答メッセージがACKを含むこと、即ちSPI通信の正常終了を確認すると、SPIユニット24Aから入力ページ2Cへのデータ転送をページ管理プログラム211に依頼する。このとき、ページ管理プログラム211には、処理1102で送信要求コマンドメッセージの引数としたページ番号(転送先ページ番号)、転送ページに対する処理内容(ライト)、転送元アドレス(受信バッファ24Aのアドレス)が渡される。

【0055】

これに応じて、ページ管理プログラム211は、転送元アドレスが示す、受信バッファ24Aの記憶領域からデータをリードし、それを、転送先ページにライトする。受信バッファ24Aからのデータ転送が終了すると、入力クライアント222Cは、起動時にinput_sync()から渡された第二引数numの示すページ数分

のデータの受信が終了したか否かを判断する。

【 0 0 5 6 】

その結果、起動時に渡された第二引数numが示すページ数分のデータの受信が終了していれば、入力クライアント 2 2 2 C は、通信マネージャ 2 2 3 にクライアント使用権を開放させる (1 1 0 8)。一方、起動時に渡された第二引数numが示すページ数分のデータの受信が終了していなければ、そのページ数分のデータの受信が終了するまで、以下の処理 1 1 0 9 ~ 1 1 1 3 が繰り返し実行される。

【 0 0 5 7 】

制御プロセッサ 2 では、次の入力ページのページ番号及び終了フラグ(次の入力ページが最終ページであれば「1」、次の入力ページが最終ページでなければ「0」)を引数として、処理 1 1 0 2 と同様な処理が実行される。これにより、次の入力ページの送信要求コマンドメッセージ(XMIT_IN)が入出力プロセッサ 3 に送信される (1 1 0 9)。

【 0 0 5 8 】

入出力プロセッサ 3 では、その送信要求コマンドメッセージに応じて、処理 1 1 0 3 及び処理 1 1 0 5 と同様な処理が実行される (1 1 1 0)。さらに、処理 1 1 0 6 及び処理 1 1 0 7 と同様な処理が実行される (1 1 1 1, 1 1 1 3)。これにより、処理 1 1 1 0 で新たに受信した送信要求コマンドメッセージの引数が示すページ番号の入力ページ 3 C のデータが、S P I ケーブル 5 を介して制御プロセッサ 2 に送信され、さらに、応答メッセージが、S C I ケーブル 4 を介して制御プロセッサ 2 に送信される。

【 0 0 5 9 】

その後、制御プロセッサ 2 では、処理 1 1 0 8 と同様な処理が実行され、S P I ユニット 2 4 の受信バッファ 2 4 A の記憶領域のデータが、つぎのページ番号の入力ページ 2 C にライトされる (1 1 1 2)。

【 0 0 6 0 】

以上の処理により、制御プロセッサ 2 では、制御プログラム 2 0 0 K が入力関数 input_sync() に渡した第一引数 top が示す入力ページ 3 C から、制御プログラム 2 0 0 K が入力関数 input_sync() に渡した第二引数 num が示すページ数分の入

カページまでの各ページに、それぞれ、データがライトされる。その結果、制御プログラム 2 0 0 K は、それらの入力ページ 3 C からデータをリードすることによって、自身に対応付けられた入力装置の出力データを取得することができる。

(2) 制御プロセッサ 2 上の制御プログラム 2 0 0 A ~ 2 0 0 M のうち、いずれかの制御プログラム(ここでは、制御プログラム 2 0 0 K とする)が入出力プロセッサ 3 側の出力装置 8 b にデータを入力する場合には、図 8 に示した処理が実行される。具体的には、以下の通りである。

【 0 0 6 1 】

制御プログラム 2 0 0 K は、自身に対応付けられた一連の出力ページ 2 D にデータをライトしてから、それら一連の出力ページ 2 D の先頭ページ番号 top 及びページ数 num を第一引数及び第二引数として、インタフェースプログラム 2 2 1 の出力関数 output_sync() をコールする。なお、制御プログラム 2 0 0 K に対応付けられた出力ページが 1 ページである場合には、その出力ページのページ番号及びページ数「1」を第一引数 top 及び第二引数 num として入力関数 input_sync() がコールされる。

【 0 0 6 2 】

その後、output_sync() によりコールされた出力クライアント 2 2 2 B は、入出力プロセッサ 3 の出力サーバ 2 3 4 B に要求する出力サービスのサービス ID 「1」の登録を通信マネージャ 2 2 3 に要求し、クライアント使用権を獲得する(1 2 0 1)。

【 0 0 6 3 】

さらに、出力クライアント 2 2 2 B は、起動時に渡された第一引数 top が示す出力ページ 2 D から S P I ユニット 2 4 へのデータ転送をページ管理プログラム 2 1 1 に依頼する。このとき、ページ管理プログラム 2 1 1 には、転送元ページのページ番号、転送元ページに対する処理内容(リード)、転送先アドレス(送信バッファ 3 4 B のアドレス)が渡される。これに応じて、ページ管理プログラム 2 1 1 は、転送元ページのデータをリードし、それを、転送先アドレスが示す、送信バッファ 2 4 B の記憶領域にライトする。送信バッファ 2 4 B へのデータ転送が終了すると、出力クライアント 2 2 2 B は、起動時に渡された第一引数 top

及び終了フラグ(numが1の場合は「1」、numが複数の場合は「0」)を引数とする受信要求コマンドメッセージ(RECV_OUT)を生成し、それを通信マネージャ223に渡す。通信マネージャ223が、その受信要求コマンドメッセージの送信をS C Iドライバ225に依頼すると、その受信要求コマンドメッセージが、S C Iケーブル4を介して入出力プロセッサ3に送信される(1202)。

【0064】

入出力プロセッサ3では、S C Iドライバ325が、制御プロセッサ2からのメッセージを受信すると、それが通信マネージャ323に渡される。通信マネージャ323は、それがコマンドメッセージであることを確認すると、そのコマンドメッセージを、そのコマンドメッセージに含まれていたサービスIDにより定まる出力サーバ324Bに渡す。出力サーバ324Bは、そのコマンドメッセージを解釈して、その解釈結果に基づき以下の処理を実行させる(1203)。

【0065】

出力サーバ324Bは、コマンドメッセージに含まれていたサービスIDの登録を通信マネージャ323及びS P Iマネージャ312に要求することにより、サーバ使用権及びS P I使用権を獲得する(1204)。その後、通信マネージャ323は、出力サーバ324Bの指示に応じてS P Iドライバ313に受信開始を指示する。これにより、メッセージコマンドに引数として含まれていたページ番号の出力ページ2Dのデータ、即ち、出力装置への入力データが、S P Iケーブル5を介して入出力プロセッサ3に送信される(1205)。

【0066】

1ページ分の出力ページのデータ送信が終了し、入出力プロセッサ3で割込みが発生すると、出力サーバ324Bは、S P Iユニット34からのデータ転送をページ管理プログラム311に依頼する。このとき、ページ管理プログラム311には、コマンドメッセージが引数として含むページ番号(転送先ページ番号)、転送先ページに対する処理内容(ライト)、転送元アドレス(受信バッファ34Aのアドレス)が渡される。これに応じて、ページ管理プログラム311は、転送元アドレスが示す、受信バッファ34Aの記憶領域からデータをリードし、それを転送先ページ3Dにライトする。受信バッファ34Aからのデータ転送が正常

終了すると、出力サーバ 3 2 4 B は、応答 I D「7」及び実行結果 A C K 等を含む応答メッセージを作成する。通信マネージャ 2 2 3 が、その応答メッセージの送信を S C I ドライバ 3 2 5 に依頼すると、その応答メッセージが、S C I ケーブル 4 を介して制御プロセッサ 2 に送信される。

【 0 0 6 7 】

また、出力サーバ 3 2 4 B は、コマンドメッセージに引数として含まれていた終了フラグの値が「1」であるか否かを判断する。その結果、出力サーバ 3 2 4 B は、終了フラグの値が「1」であれば、通信マネージャ及び S P I マネージャにサーバ使用権及 S P I 使用権を開放させ、終了フラグの値が「1」でなければ、次の出力ページの受信要求コマンドメッセージ(RECV_OUT)を待つ(1 2 0 6)。

【 0 0 6 8 】

制御プロセッサ 2 では、S C I ドライバ 2 2 5 が、入出力プロセッサ 3 からのメッセージを受信すると、それが通信マネージャ 2 2 3 に渡される。通信マネージャ 2 2 3 は、そのメッセージに応答 I D「7」が含まれれば、それを、クライアント使用権に登録されたサービス I D「1」に対応する出力クライアント 2 2 2 B に応答メッセージとして渡す。出力クライアント 2 2 2 B は、応答メッセージが A C K を含むこと、即ち、S P I 通信の正常終了を確認すると、起動時に output_sync() から渡された第二引数 num の示すページ数分のデータの送信が終了したか否かを判断する。

【 0 0 6 9 】

その結果、起動時に渡された第二引数 num が示すページ数分のデータの送信が終了していれば、出力クライアント 2 2 2 B は、通信マネージャ 2 2 3 にクライアント使用権を開放させる(1 2 0 7)。一方、起動時に渡された第二引数 num が示すページ数分のデータの送信が終了していなければ、そのページ数分のデータ送信が終了するまで、以下の処理 1 2 0 8 ～ 1 2 1 3 が繰り返し実行される。

【 0 0 7 0 】

制御プロセッサ 2 では、次の出力ページのページ番号及び終了フラグ(最終ページであれば「1」、最終ページでなければ「0」)を引数として、処理 1 2 0 2 と同様な処理が実行される。これにより、受信要求コマンドメッセージ(RECV_OUT)

が入出力プロセッサに送信される(1 2 0 8)。

【 0 0 7 1 】

入出力プロセッサ 3 では、その受信要求コマンドメッセージに応じて、処理 1 2 0 3 と同様な処理が実行され(1 2 0 9)、さらに、処理 1 2 0 5 及び処理 1 2 0 6 と同様な処理が実行される(1 2 1 0, 1 2 1 1)。これにより、受信要求コマンドメッセージの引数が示すページ番号の出力ページ 2 D から、それと同じページ番号の出力ページ 3 D へ、S P I ケーブル 5 を介してデータが転送され、さらに、S C I ケーブル 4 を介して制御プロセッサ 2 に応答メッセージが送信される。

【 0 0 7 2 】

制御プロセッサ 2 では、入出力プロセッサ 3 からの応答メッセージを受信すると、処理 1 2 1 1 と同様な処理が実行される(1 2 1 2)。

【 0 0 7 3 】

以上の処理により、入出力プロセッサ 3 では、制御プログラム 2 0 0 K が出力関数 `output_sync()` に渡した第一引数 `top` が示すページ番号の出力ページ 3 D から、制御プログラム 2 0 0 K が出力関数 `output_sync()` に渡した第二引数 `num` が示すページ数分の出力ページ 3 D までの各ページに、それぞれ、データがライトされる。その結果、入出力ドライバ 3 5 0 は、それらの出力ページ 3 D のデータをリードすることにより、それらの出力ページ 3 D に対応付けられた出力装置への入力を取得することができる。

(3) 制御プロセッサ 2 上の制御プログラム 2 0 0 A ~ 2 0 0 M のうち、いずれかの制御プログラム(ここでは、制御プログラム 2 0 0 K とする)が、入出力プロセッサ 3 上のアプリケーションプログラム 3 0 0 K にデータ交換を要求する場合には、図 9 に示した処理が実行される。具体的には、以下の通りである。

【 0 0 7 4 】

制御プログラム 2 0 0 K は、アプリケーションプログラム 3 0 0 K に対応付けられたライトオンリページ 2 B にデータをライトしてから、アプリケーションプログラム 3 0 0 K に対応付けられたライトオンリページ 2 B 及びリードオンリページ 2 A の各ページ番号を第一引数 `r_page` 及び第二引数 `w_page` として、インタフ

ェースプログラム 2 2 1 のリードライト関数 `read_write_sync()` をコールする。
 その後、リードライト関数 `read_write_sync()` によりコールされた共有メモリクライアント 2 2 2 A は、入出力プロセッサ 3 の共有メモリサーバ 3 2 4 A に要求する共有メモリサービスのサービス ID「2」の登録を通信マネージャ 2 2 3 に要求し、クライアント使用権を獲得する。

【 0 0 7 5 】

さらに、共有メモリクライアント 2 2 2 A は、起動時に渡された第二引数 `w_page` が示すライトオンリページ 2 B から S P I ユニット 2 4 へのデータ転送をページ管理プログラム 2 1 1 に依頼する。このとき、ページ管理プログラム 2 1 1 には、転送元ページのページ番号 `w_page`、ライトオンリページに対する処理内容(リード)、転送先アドレス(送信バッファ 2 4 B のアドレス)が渡される。これに応じて、ページ管理プログラム 2 1 1 は、転送元ページのデータをリードし、それを、転送先アドレスが示す、送信バッファ 2 4 B の記憶領域に転送するとともに、送信バッファの 6 1 バイト目(図 3 の D_2)に、転送元ページのページ番号 `w_page` をライトする。送信バッファ 2 4 B へのデータ転送が終了すると、共有メモリクライアント 2 2 2 A は、起動時に渡された第一引数 `r_page` を引数とする送受信要求コマンドメッセージ(SYNC_PAGE)を生成し、それを通信マネージャ 2 2 3 に渡す(1 3 0 1)。通信マネージャ 2 2 3 が、その送受信要求コマンドメッセージの送信を S C I ドライバ 2 2 5 に依頼すると、その送受信要求コマンドメッセージが、S C I ケーブル 4 を介して入出力プロセッサ 3 に送信される(1 3 0 2)。

【 0 0 7 6 】

入出力プロセッサ 3 では、S C I ドライバ 3 2 5 が、制御プロセッサ 2 からのメッセージを受信すると、それが通信マネージャ 3 2 3 に渡される。通信マネージャ 3 2 3 は、それがコマンドメッセージであることを確認すると、そのコマンドメッセージを、そのコマンドメッセージに含まれていたサービス ID により定まる共有メモリサーバ 3 2 4 A に渡す。共有メモリサーバ 3 2 4 A は、そのコマンドメッセージを解釈して、その解釈結果に基づき以下の処理を実行させる。

【 0 0 7 7 】

共有メモリサーバ324Aは、コマンドメッセージに含まれているサービスID「2」の登録を通信マネージャ323及びSPIマネージャ312に要求することによりサーバ使用権及びSPI使用権を獲得すると、さらに、起動時に渡された引数r_pageが示すライトオンリページ3AからSPIユニット34へのデータ転送をページ管理プログラム311に依頼する。このとき、ページ管理プログラム311には、転送元ページのページ番号r_page、転送元ページに対する処理内容(リード)、送信バッファ34Bのアドレス(転送先アドレス)が渡される。これに応じて、ページ管理プログラム311は、転送元ページのデータをリードし、それを、転送先アドレスが示す、送信バッファ34Bの記憶領域に転送する(1303)。

【0078】

送信バッファ34Bへのデータ転送が終了すると、通信マネージャ323は、共有メモリサーバ324Aの指示に応じて、SPIドライバ313に送受信開始を指示する。これにより、制御プロセッサ2上の制御プログラム200Kの出力が、SPIケーブル5を介して入出力プロセッサ3に送信されるとともに、入出力プロセッサ3上のアプリケーションプログラム300Kの出力が、SPIケーブル5を介して制御プロセッサ2に送信される(1304)。

【0079】

共有メモリページのデータ交換が終了し、入出力プロセッサ3で割込みが発生すると、共有メモリサーバ324Aは、受信バッファ34Aの61バイト目のデータをリードし、そのデータが示すページ番号のリードオンリページ3Bへのデータ転送をページ管理プログラム311に依頼する。このとき、ページ管理プログラム311には、転送先ページ番号(61バイト目のデータ)、転送先ページに対する処理内容(ライト)、転送元アドレス(受信バッファ34Aのアドレス)が渡される。これに応じて、ページ管理プログラム311は、転送元アドレスが示す、受信バッファ34Aの記憶領域からデータをリードし、それを転送先ページ3Bにライトする。転送先ページへのデータ転送が正常終了すると、共有メモリサーバ324Aは、応答ID「7」及び実行結果ACK等を含む応答メッセージを作成し、それを通信マネージャ323に渡す。通信マネージャ223が、その応

答メッセージの送信を S C I ドライバ 3 2 5 に依頼すると、その応答メッセージが、S C I ケーブル 4 を介して制御プロセッサ 2 に送信される。さらに、共有メモリサーバ 3 2 4 A は、通信マネージャ及び S P I マネージャにサーバ使用権及 S P I 使用権を開放させる (1 3 0 5)。

【 0 0 8 0 】

制御プロセッサ 2 では、S C I ドライバ 2 2 5 が入出力プロセッサ 3 からのメッセージを受信すると、それが通信マネージャ 2 2 3 に渡される。通信マネージャ 2 2 3 は、そのメッセージが応答 I D 「7」を含めば、それを、クライアント使用権に登録されたサービス I D に対応する共有メモリクライアントに応答メッセージとして渡す。共有メモリクライアント 2 2 2 A は、応答メッセージが A C K を含むこと、即ち S P I 通信の正常終了を確認すると、起動時に渡された第一引数 `r_page` が示すリードオンリページ 2 A へのデータ転送をページ管理プログラム 2 1 1 に依頼する。このとき、ページ管理プログラム 2 1 1 には、転送先ページ番号 `r_page`、転送先ページに対する処理内容(ライト)、S P I ユニット 2 4 の受信バッファ 2 4 A のアドレス(転送元アドレス)が渡される。これに応じ、ページ管理プログラム 2 1 1 は、転送元アドレスが示す、受信バッファ 2 4 A の記憶領域からデータをリードし、それを転送先ページ 2 A にライトする。転送先ページへのデータ転送が終了すると、共有メモリクライアント 2 2 2 A は、通信マネージャ 2 2 3 にクライアント使用権を開放させる (1 3 0 6)。

【 0 0 8 1 】

以上の処理により、入出力プロセッサ 3 のライトオンリページ 3 A から、そのライトオンリページと同じページ番号の、制御プロセッサ 2 のリードオンリページ 2 A にデータが転送される。その結果、制御プロセッサ 2 上の制御プログラムは、それらのリードオンリページ 2 A のデータをリードすることによって、自身に対応付けられた、入出力プロセッサ 3 上のアプリケーションプログラムの出力を取得することができる。その一方で、制御プロセッサ 2 のライトオンリページ 2 B から、そのライトオンリページと同じページ番号の、入出力プロセッサ 3 のリードオンリページ 3 B に転送される。その結果、入出力プロセッサ 3 上のアプリケーションプログラムは、それらのリードオンリページ 3 B のデータをリード

することによって、自身に対応付けられた、制御プロセッサ 2 上の制御プログラムの出力を取得することができる。これにより、制御プロセッサ 2 上の制御プログラムと入出力プロセッサ 3 上のアプリケーションプログラムとの協調動作が可能となる。

(4) 入出力プロセッサ 3 のアプリケーションプログラム 3 0 0 A ~ 3 0 0 M のうち、いずれかのアプリケーションプログラム(ここでは、アプリケーションプログラム 3 0 0 K とする)が、制御プロセッサ 2 上の制御プログラム 2 0 0 K にデータ交換を要求する場合には、図 1 0 に示した処理が実行される。具体的には、以下の通りである。

【 0 0 8 2 】

アプリケーションプログラム 3 0 0 K は、制御プログラム 2 0 0 K に対応付けられたライトオンリページ 3 A にデータをライトしてから、その制御プログラム 2 0 0 K に対応付けられたライトオンリページ 3 A 及びリードオンリページ 3 B の各ページ番号を第一引数 `r_page` 及び第二引数 `w_page` として、インタフェースプログラム 3 2 1 のリードライト関数 `read_write_sync()` をコールする。その後、リードライト関数 `read_write_sync()` によってコールされた共有メモリクライアント 3 2 2 は、制御プロセッサ 2 の共有メモリサーバ 2 2 4 に要求する共有メモリサービスのサービス ID「2」の登録を通信マネージャ 3 2 3 及び S P I マネージャ 3 1 2 に要求し、クライアント使用権及び S P I 使用権を獲得する。

【 0 0 8 3 】

さらに、共有メモリクライアント 3 2 2 は、起動時に渡された第二引数 `w_page` が示すライトオンリページ 3 A から S P I ユニット 3 4 へのデータ転送をページ管理プログラム 3 1 1 に依頼する。このとき、ページ管理プログラム 3 1 1 には、転送元ページ番号 `w_page`、転送元ページに対する処理内容(リード)、転送先アドレス(送信バッファ 3 4 B のアドレス)が渡される。これに応じ、ページ管理プログラム 3 1 1 は、転送元ページのデータをリードし、それを、転送先アドレスが示す、送信バッファ 3 4 B の記憶領域に転送するとともに、送信バッファの 6 1 バイト目(図 3 の D_2)に転送元ページ番号 `w_page` をライトする。送信バッファ 3 4 B へのデータ転送が終了すると、共有メモリクライアント 3 2 2 は、起動時

に渡された第一引数`r_page`を引数とする送受信要求コマンドメッセージ(`SYNC_PAGE`)を生成し、それを通信マネージャ 2 2 3 に渡す(1 4 0 1)。通信マネージャ 3 2 3 が、その送受信要求コマンドメッセージの送信を `SC I` ドライバ 3 2 5 に依頼すると、その送受信要求コマンドメッセージが、`SC I` ケーブル 4 を介して制御プロセッサ 2 に送信される(1 4 0 2)。

【 0 0 8 4 】

制御プロセッサ 2 では、`SC I` ドライバ 2 2 5 が、入出力プロセッサ 3 からのメッセージを受信すると、それが通信マネージャ 2 2 3 に渡される。通信マネージャ 2 2 3 は、それがコマンドメッセージであることを確認すると、そのコマンドメッセージを、そのコマンドメッセージに含まれていたサービス ID により定まる共有メモリサーバ 2 2 4 に渡す。共有メモリサーバ 2 2 4 は、そのコマンドメッセージを解釈して、その解釈の結果に基づき以下の処理を実行させる。

【 0 0 8 5 】

共有メモリサーバ 2 2 4 は、コマンドメッセージに含まれているサービス ID 「2」の登録を通信マネージャ 3 2 3 及び `S P I` マネージャ 3 1 2 に要求することによりサーバ使用権及び `S P I` 使用権を獲得すると、起動時に渡された引数`r_page`が示すライトオンリページ 2 B から `S P I` ユニット 2 4 へのデータ転送をページ管理プログラム 2 1 1 に依頼する。このとき、ページ管理プログラム 2 1 1 には、転送元ページ番号`r_page`、転送元ページに対する処理内容(リード)、転送先アドレス(送信バッファ 2 4 B のアドレス)が渡される。これに応じて、ページ管理プログラム 2 1 1 は、転送元ページのデータをリードし、それを、転送先アドレスが示す、送信バッファ 2 4 B の記憶領域にライトする。送信バッファ 2 4 B へのデータ転送が正常終了すると、共有メモリサーバ 2 2 4 は、応答 ID 「7」及び実行結果 `A C K` 等を含む応答メッセージを作成し、それを通信マネージャ 2 2 3 に渡す。通信マネージャ 2 2 3 が、その応答メッセージの送信を `SC I` ドライバ 2 2 5 に依頼すると、その応答メッセージが、`SC I` ケーブル 4 を介して入出力プロセッサ 3 に送信される(1 4 0 3)。

【 0 0 8 6 】

入出力プロセッサ 3 では、`SC I` ドライバ 3 2 5 が、制御プロセッサ 2 からの

メッセージを受信すると、それが通信マネージャ 3 2 3 に渡される。通信マネージャ 3 2 3 は、そのメッセージが応答 I D「7」を含めば、そのメッセージを、クライアント使用権に登録されたサービス I D に対応する共有メモリクライアント 3 2 2 に応答メッセージとして渡す。応答メッセージが A C K を含むこと、即ち、制御プロセッサ 2 側において S P I ユニット 2 4 へのデータ転送が正常終了していることが、共有メモリクライアント 3 2 2 により確認されると(1 4 0 4)、通信マネージャ 3 2 3 は、共有メモリクライアント 3 2 2 の指示に応じ、S P I ドライバ 3 1 3 に送受信開始を指示する。これにより、入出力プロセッサ 3 のライトオンリページ 3 A のデータ(即ち、入出力プロセッサ 3 上のアプリケーションプログラム 3 0 0 K の出力)が、S P I ケーブル 5 を介して制御プロセッサ 2 に送信されるとともに、制御プロセッサ 2 のライトオンリページ 2 B のデータ(即ち、制御プロセッサ 2 上の制御プログラム 2 0 0 K の出力)が、S P I ケーブル 5 を介して入出力プロセッサ 3 に送信される(1 4 0 5)。

【 0 0 8 7 】

共有メモリページのデータ交換が正常終了し、入出力プロセッサ 3 で割込みが発生すると、共有メモリクライアント 3 2 2 は、起動に渡された第一引数 r_page が示すページ番号のリードオンリページ 3 B へのデータ転送をページ管理プログラム 3 1 1 に依頼する。このとき、ページ管理プログラム 3 1 1 には、転送先ページ番号 r_page、転送先ページに対する処理内容(ライト)、転送元アドレス (S P I ユニット 3 4 の受信バッファ 3 4 A のアドレス)が渡される。これに応じて、ページ管理プログラム 3 1 1 は、転送元アドレスが示す、受信バッファ 3 4 A の記憶領域からデータをリードし、そのデータを転送先ページ 3 B にライトする。

【 0 0 8 8 】

転送先ページへのデータ転送が終了すると、共有メモリサーバ 3 2 4 A は、リード要求コマンドメッセージ(READ_PAGE)を作成し、それを通信マネージャ 3 2 3 に渡す。通信マネージャ 2 2 3 が、そのリード要求コマンドメッセージの送信を S C I ドライバ 3 2 5 に依頼すると、そのリード要求コマンドメッセージが、S C I ケーブル 4 を介して制御プロセッサ 2 に送信される(1 4 0 6)。

【 0 0 8 9 】

制御プロセッサ 2 では、S C I ドライバ 2 2 5 が、入出力プロセッサ 3 からのメッセージを受信すると、それが通信マネージャ 2 2 3 に渡される。通信マネージャ 2 2 3 は、それがコマンドメッセージであることを確認すると、そのコマンドメッセージを、そのコマンドメッセージに含まれるサービス I D により定まる共有メモリサーバ 2 2 4 に渡す。共有メモリサーバ 2 2 4 は、そのコマンドメッセージを解釈し、受信バッファ 2 4 A の 6 1 バイト目のデータ (w_page) が示すリードオンリページ 2 A へのデータ転送をページ管理プログラム 2 1 1 に依頼する。このとき、ページ管理プログラム 2 1 1 には、転送先ページ番号 (6 1 バイト目のデータ)、転送先ページに対する処理内容 (ライト)、転送元アドレス (受信バッファ 3 4 A のアドレス) が渡される。

【 0 0 9 0 】

これに応じて、ページ管理プログラム 2 1 1 は、転送元アドレスが示す、受信バッファ 2 4 A の記憶領域からデータをリードし、そのデータを転送先ページ 2 A にライトする。受信バッファ 2 4 A からのデータ転送が正常終了すると、共有メモリサーバ 2 2 4 は、応答 I D 「7」及び実行結果 A C K 等を含む応答メッセージを作成し、それを通信マネージャ 2 2 3 に渡す。通信マネージャ 2 2 3 は、その応答メッセージの送信を S C I ドライバ 2 2 5 に依頼すると、その応答メッセージが、S C I ケーブル 4 を介して入出力プロセッサ 3 に送信される。さらに、共有メモリサーバ 2 2 4 は、通信マネージャ 2 2 3 にサーバ使用権を開放させる (1 4 0 7)。

【 0 0 9 1 】

入出力プロセッサ 3 では、制御プロセッサ 2 からのメッセージを S C I ドライバ 3 2 5 が受信すると、それが通信マネージャ 3 2 3 に渡される。通信マネージャ 3 2 3 は、そのメッセージが応答 I D 「7」を含めば、それを、クライアント使用権に登録されたサービス I D に対応する共有メモリクライアント 3 2 2 に応答メッセージとして渡す。応答メッセージが A C K を含むこと、即ち、制御プロセッサ 2 とのデータ交換の正常終了が共有メモリクライアント 3 2 2 により確認されると、通信マネージャ 3 2 3 及び S P I マネージャは、共有メモリクライアン

ト 3 2 2 の指示に応じて、メモリクライアント使用権及び S P I 使用権を解放する(1 4 0 8)。

【 0 0 9 2 】

以上の処理により、制御プロセッサ 2 のライトオンリページ 2 B から、そのライトオンリページと同じページ番号の、入出力プロセッサ 3 のリードオンリページ 3 B にデータが転送される。その結果、入出力プロセッサ 3 上のアプリケーションプログラムは、それらのリードオンリページ 3 B のデータをリードすることによって、自身に対応付けられた、制御プロセッサ 2 上の制御プログラムの出力を取得することができる。その一方で、入出力プロセッサ 3 のライトオンリページ 3 A から、そのライトオンリページと同じページ番号の、制御プロセッサ 2 のリードオンリページ 2 A にデータが転送される。その結果、制御プロセッサ 2 上の制御プログラムは、それらのリードオンリページ 2 A のデータをリードすることによって、自身に対応付けられた、入出力プロセッサ 3 上のアプリケーションプログラムの出力を取得することができる。これにより、制御プロセッサ 2 上の制御プログラムと入出力プロセッサ 3 上のアプリケーションプログラムとの協調動作が可能となる。

【 0 0 9 3 】

なお、本実施の形態では、入力プロセッサのライトオンリページから制御プロセッサへのリードオンリページへのデータ転送と、制御プロセッサのライトオンリページから入力プロセッサへのリードオンリページへのデータ転送とが、制御プログラムからの 1 の要求に応じて実行されるようにしているが、制御プログラムからの個別の要求に応じて個別のタイミングで実行されるようにしてもよい。

【 0 0 9 4 】

以上述べたように、本実施の形態に係るソフトウェア構成によれば、2 つのプロセッサの S P I ユニットをあたかもマルチマスタ型通信インタフェースであるかのように利用して、2 つのプロセッサ間でデータを双方向にやりとりすることができる。このため、S C I のみを利用したプロセッサ間通信より高速なプロセッサ間通信を実現することができる。そして、このようにプロセッサ間通信の高速化が図られたことにより、外部装置との入出力を専用プロセッサに実行させる

ことが可能となり、制御対象及びセンサの増加にも対応可能となる。これらのことから、本実施の形態によれば、マルチプロセッサシステムの処理能力の向上を図ることができる。

【 0 0 9 5 】

また、プロセッサの外部バスを共有するバス結合型マルチプロセッサシステムとは異なり、プロセッサ間通信のための外付け調停回路が不要であるため、安価なマルチプロセッサシステムを実現することができる。

【 0 0 9 6 】

なお、本実施の形態では、入力プロセッサの入力ページから制御プロセッサへの入力ページへのデータ転送(input_sync()による処理)と、制御プロセッサの出力ページから入力プロセッサへの出力ページへのデータ転送(output_sync()による処理)とが、制御プログラムからの個別の要求に応じて個別のタイミングで実行されるようにしているが、制御プログラムからの1の要求に応じて両データ転送が実行されるようにしてもよい。このようにする場合には、例えば、入力クライアント222C及び出力クライアント222Bの代わりに入出力クライアントを制御プロセッサ2にインストールしておき、入出力クライアントをコールする関数がコールされたら、入出力クライアントが、制御プログラムの指定した入力ページのデータを送信バッファにコピーし、制御プログラムの指定した出力ページ番号を引数とするコマンドメッセージを送信するようにすればよい。一方、入出力プロセッサ3には、入力サーバ324C及び出力サーバ324Bの代わりに入出力サーバをインストールしておき、入出力サーバが、入出力クライアントからのコマンドメッセージを受信したら、そのコマンドメッセージで指定された出力ページのデータを送信バッファにコピーし、SPI通信開始を通信マネージャ323に指示するようにすればよい。そして、SPI通信によるデータ交換が終了したら、SPIユニットから出力ページへのデータ転送が入出力プロセッサで行われ、かつ、SPIユニットから入力ページへのデータ転送が制御プロセッサで行われるようにすればよい。このようにすれば、入力プロセッサの入力ページから制御プロセッサの入力ページへのデータ転送と制御プロセッサの出力ページから入力プロセッサの出力ページへのデータ転送とが個別に実行される上述の場

合と比較して、入力装置からのデータ取得及び出力装置へのデータ入力に要する時間をほぼ半減させることができる。

【 0 0 9 7 】

また、本実施の形態では、制御プロセッサの S P I ユニットをスレーブ、入出力プロセッサの S P I ユニットをマスタとしたが、制御プロセッサの S P I ユニットをマスタ、入出力プロセッサの S P I ユニットをスレーブとしてもよい。このようにする場合、S P I マネージャを制御プロセッサにおくとともに、入力サービス及び出力サービスにおける S P I 通信開始タイミングを以下のように変更する必要がある。

【 0 0 9 8 】

入力サービスでは、例えば、入出力プロセッサ上の入力サーバは、制御プロセッサからの XMIT_IN コマンドメッセージに応じて入力ページを送信バッファにコピーした段階で応答メッセージを返し、制御プロセッサ上の入力クライアントは、入出力プロセッサからの応答メッセージに応じて S P I 通信を開始して、S P I 通信が終了したら、受信バッファから入力ページにデータを転送させる。

【 0 0 9 9 】

出力サービスでは、例えば、制御プロセッサ上の出力クライアントは、RECV_OUT コマンドメッセージの送信前に S P I 通信を開始し、入出力プロセッサ上の出力サーバは、制御プロセッサからの RECV_OUT コマンドメッセージに応じて、受信バッファのデータを出力ページに転送させる。

【 0 1 0 0 】

また、本実施の形態では、1本の S C I ケーブルと1本の S P I ケーブルとで2つのプロセッサ間を接続しているが、2つのプロセッサ間の2種類のケーブルの本数の組み合わせは、必ずしも、この通りである必要はない。例えば、2つのプロセッサ間を接続する S P I ケーブルを複数本設けることによって、複数のサービスが、それぞれ、個別の S P I ケーブルを介して提供されるようにしてもよい。また、2つのプロセッサ間を接続する S C I ケーブルを複数本設けてもよい。図 1 2 に、2つのプロセッサ間を2本の S C I ケーブル 4 , 4 ' と1本の S P I ケーブル 5 とで接続した場合の構成例を示す。S C I ドライバは、メッセージを

受信すると、そのメッセージの送信完了確認のために、S C I コマンド領域(図 5 の 7 1)を用いてACKまたはNAKを返すことがあるが、S C I ケーブル上でメッセージが化けると、そのメッセージが、プロセッサのメッセージ(コマンド、応答)なのか、S C I ドライバの確認メッセージ(ACK、NAK)なのか判定できない。上述のように、2つのプロセッサ2,3間のS C I ケーブルを2本にすれば、一方のS C I ケーブル4を、制御プロセッサのメッセージ送信及び確認受信用、他方のS C I ケーブル4'を、入出力プロセッサのメッセージ送信及び確認受信用に割り当てることができる。このようにすることにより、コマンドメッセージが化けてしまっても、S C I ドライバのエラーなのか通信サーバ及び通信クライアントのエラーなのかを判定し、エラーを切り分けることができる。このため、速やかにエラー処理を行うことができる。

【 0 1 0 1 】

また、本実施の形態ではS P I を用いているが、他のシングルマスタ型シリアル通信インタフェース、マルチマスタ型シリアル通信インタフェースを用いてもよい。

【 0 1 0 2 】

また、本実施の形態ではS C I を用いているが、他のマルチマスタ型双方向シリアル通信インタフェース、パラレル通信インタフェースを用いてもよい。例えば、IEEE1394を用いる場合には、メッセージをIEEE1394データパケットに入れて送受信する。また、図 1 4 に示したようにD I , D O を用いる場合には、1本以上のD I を用いて、それぞれの信号線にコマンドを割り当て、8本ずつのD I 及びD O を用いて、それぞれの信号線に引数の1バイトのデータを割り当てる。

【 0 1 0 3 】

以上においては、マルチプロセッサシステムにより機能分散システムを実現する場合を説明したが、前述したように、同様なハードウェアを有するマルチプロセッサシステムによって負荷分散システムを実現することもできる。負荷分散システムを実現する場合には、2つのプロセッサにほぼ均等な負荷がかかるように、2つのプロセッサにジョブを分担させるようにすればよい。

【 0 1 0 4 】

また、以上においては、自動車制御用のコントローラを例に挙げたが、本実施の形態に係るマルチプロセッサシステムは、自動車制御用のコントローラに限らず、例えば、ファクトリオートメーションのコントローラ等として用いることもできる。

【 0 1 0 5 】

【発明の効果】

本発明によれば、マルチプロセッサシステムの処理能力の向上が図られる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態に係るマルチプロセッサシステムのハードウェア構成図である。

【図 2】 本発明の実施の一形態に係る 2 つのプロセッサのバッファのページ構成を概念的に示した図である。

【図 3】 S P I 通信データのフォーマットを概念的に示した図である。

【図 4】 本発明の一実施形態に係るマルチプロセッサシステムのソフトウェア構成図である。

【図 5】 コマンドメッセージのフォーマットを概念的に示した図である。

【図 6】 コマンドメッセージに含ませるデータの一例を示した図である。

【図 7】 本発明の一実施形態に係る入力サービスを説明するための図である。

【図 8】 本発明の一実施形態に係出力サービスを説明するための図である。

【図 9】 本発明の一実施形態に係共有メモリサービスを説明するための図である。

【図 1 0】 本発明の一実施形態に係共有メモリサービスを説明するための図である。

【図 1 1】 本発明の一実施形態に係るマルチプロセッサシステムのハードウェアの概略構成図である。

【図 1 2】 本発明の一実施形態に係るマルチプロセッサシステムのハードウェアの概略構成図である。

【符号の説明】

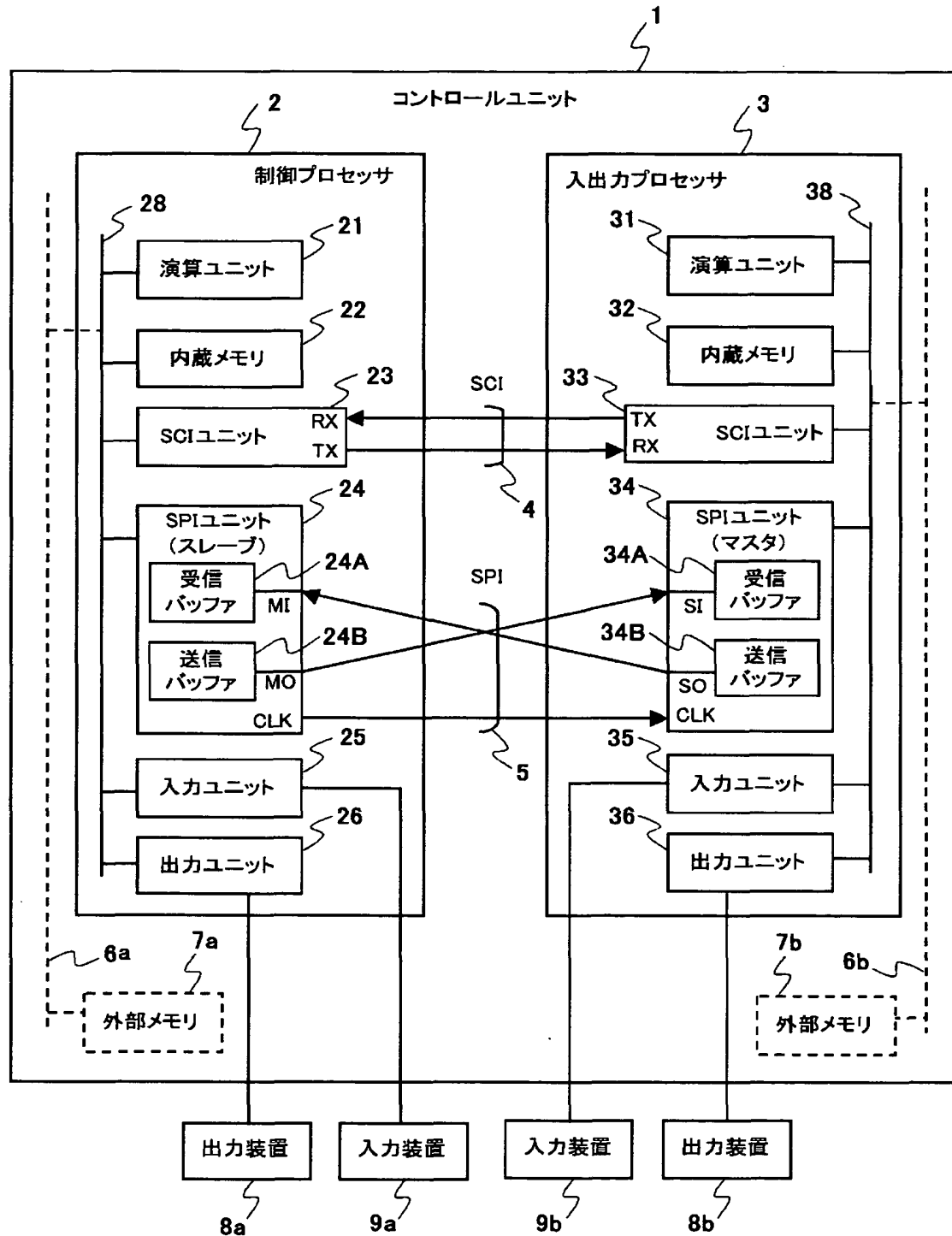
1…自動車制御用のコントローラ、 2, 3…プロセッサ、 4…S C I ケーブル、 5

… S P I ケーブル、 8 … 出力装置、 9 … 入力装置、 2 1 , 3 1 … 演算ユニット、
2 2 , 3 2 … 内蔵メモリ、 2 3 , 3 3 … S C I ユニット、 2 4 , 3 4 … S P I ユニ
ット、 2 5 , 3 5 … 入力ユニット、 2 6 , 3 6 … 出力ユニット、 2 0 0 A ~ 2 0 0
M … 制御プログラム、 2 1 0 … データ通信部、 2 2 0 … コマンド通信部、 3 0 0
A ~ 3 0 0 M … アプリケーションプログラム、 3 1 0 … データ通信部、 3 2 0 …
コマンド通信部、 2 1 2 , 3 1 3 … S P I ドライバ、 2 2 5 , 3 2 5 … S C I ドラ
イバ、 3 5 0 … 入出力ドライバ

【書類名】 図面

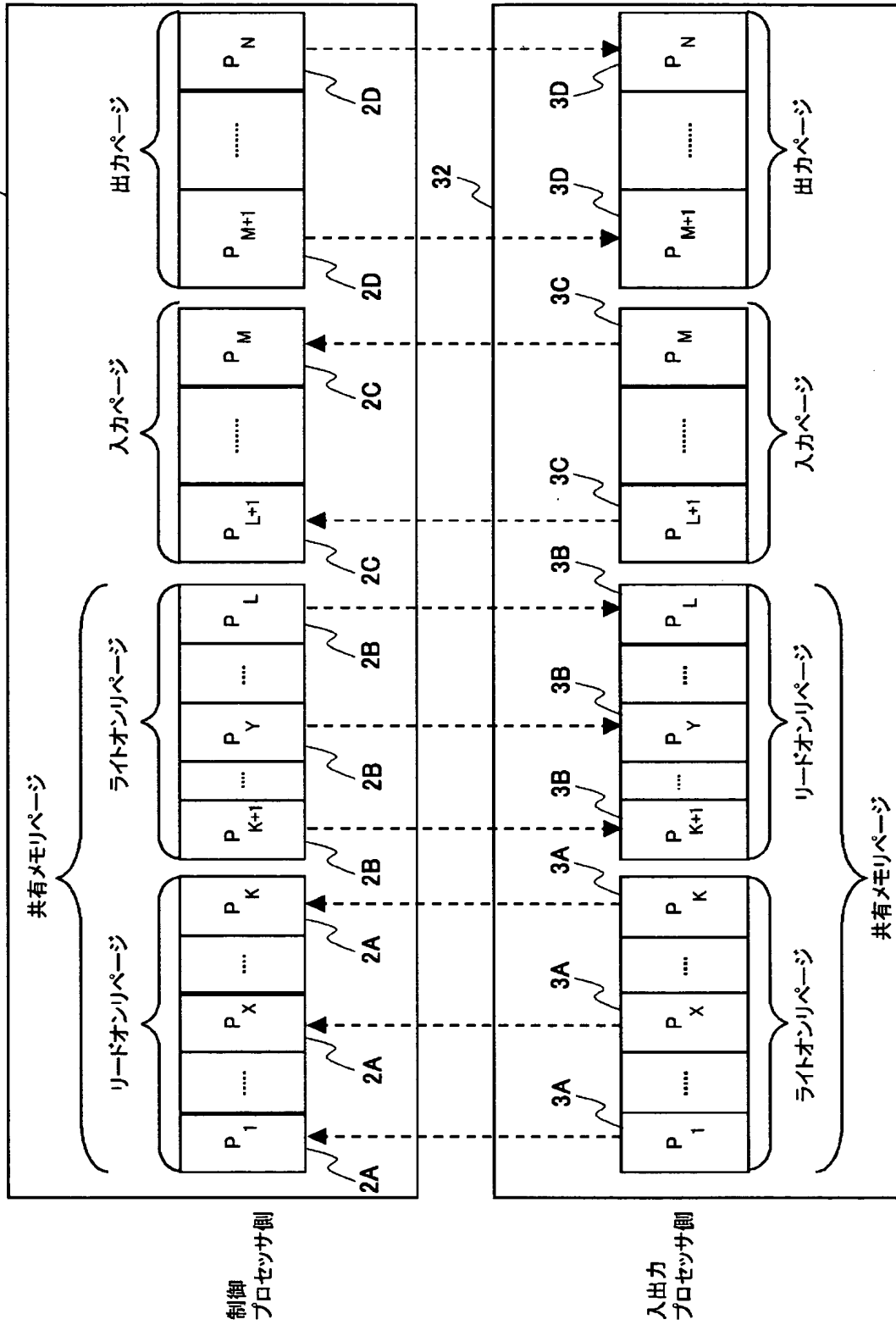
【図 1】

図 1



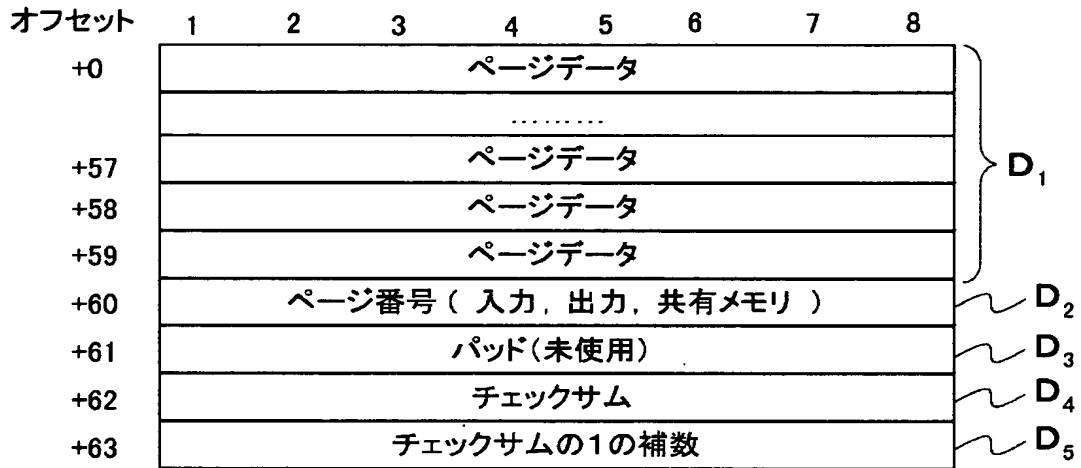
【図 2】

図 2

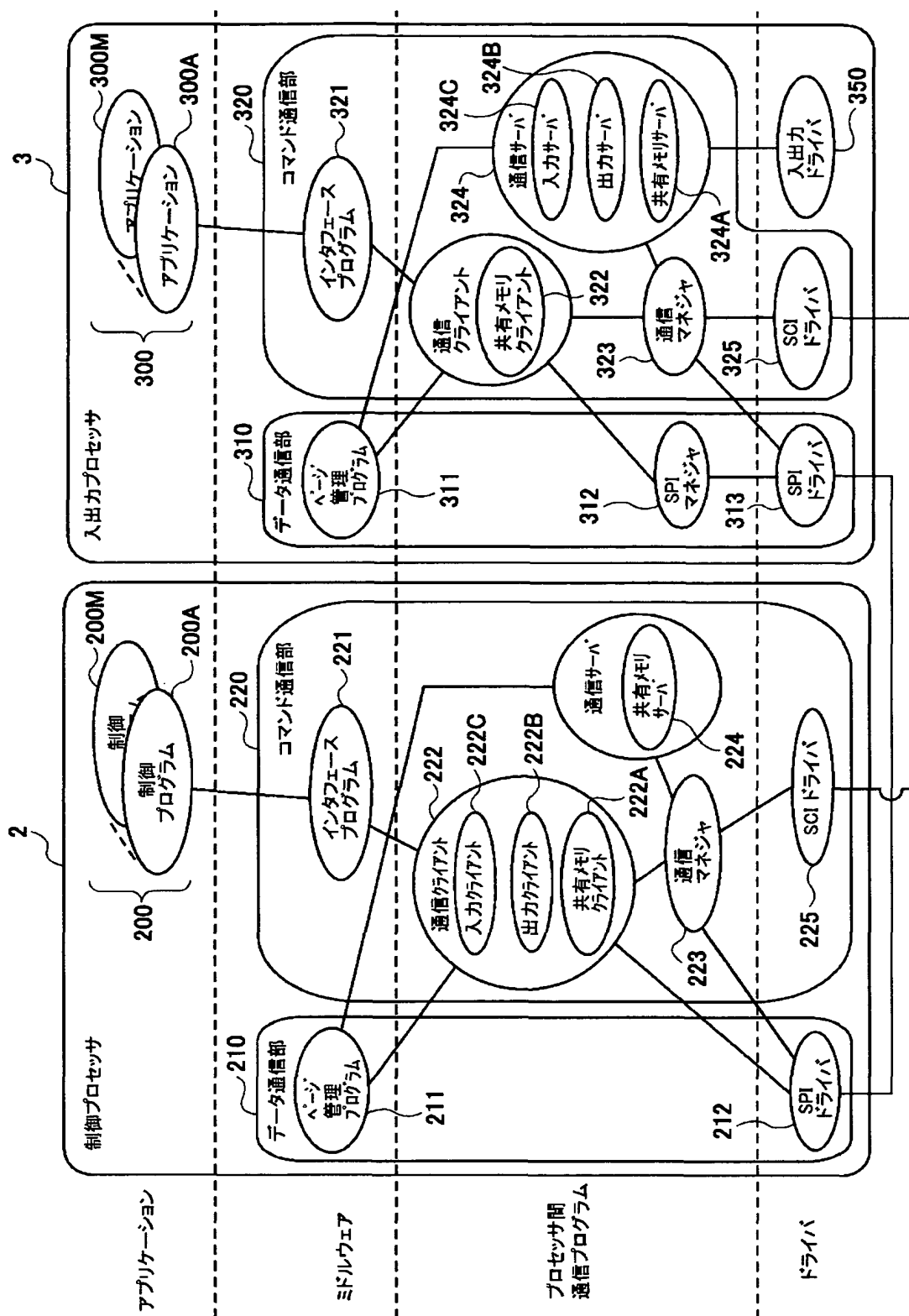


【図 3】

図3

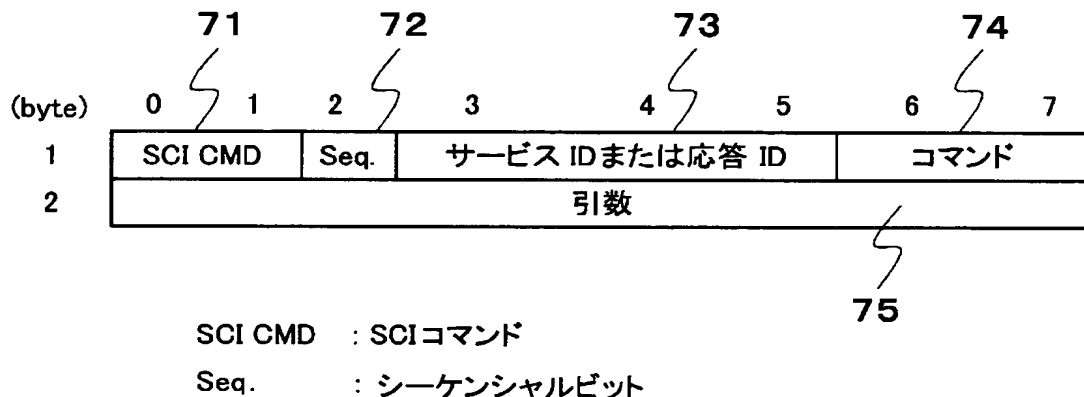


【図 4】



【図 5】

図5



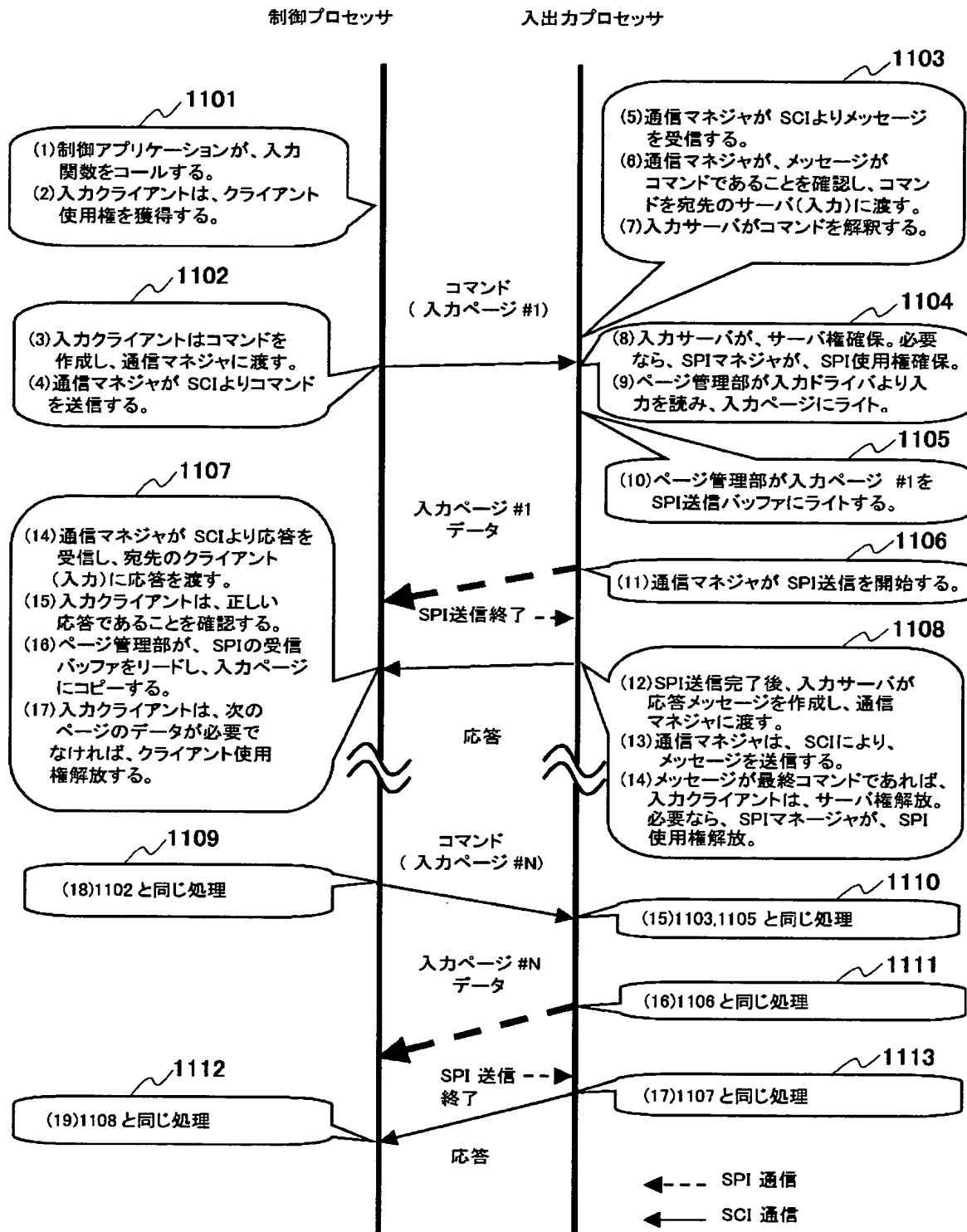
【図 6】

図6

	サービス IDまたは 応答 ID	コマンド		引数
		ID	名前	
(1)	0x0 (入力)	0x0	XMIT_IN	bit1 - bit7 : ページ ID bit 0 : 終了フラグ
(2)	0x1 (出力)	0x0	RECV_OUT	終了フラグ
(3)	0x2 (共有メモリ)	0x0	SYNC_PAGE	ページ ID
		0x1	READ_PAGE	なし
(4)	0x7 (応答)	0x0	ACK	リターンコード
		0x1	NAK	エラーコード

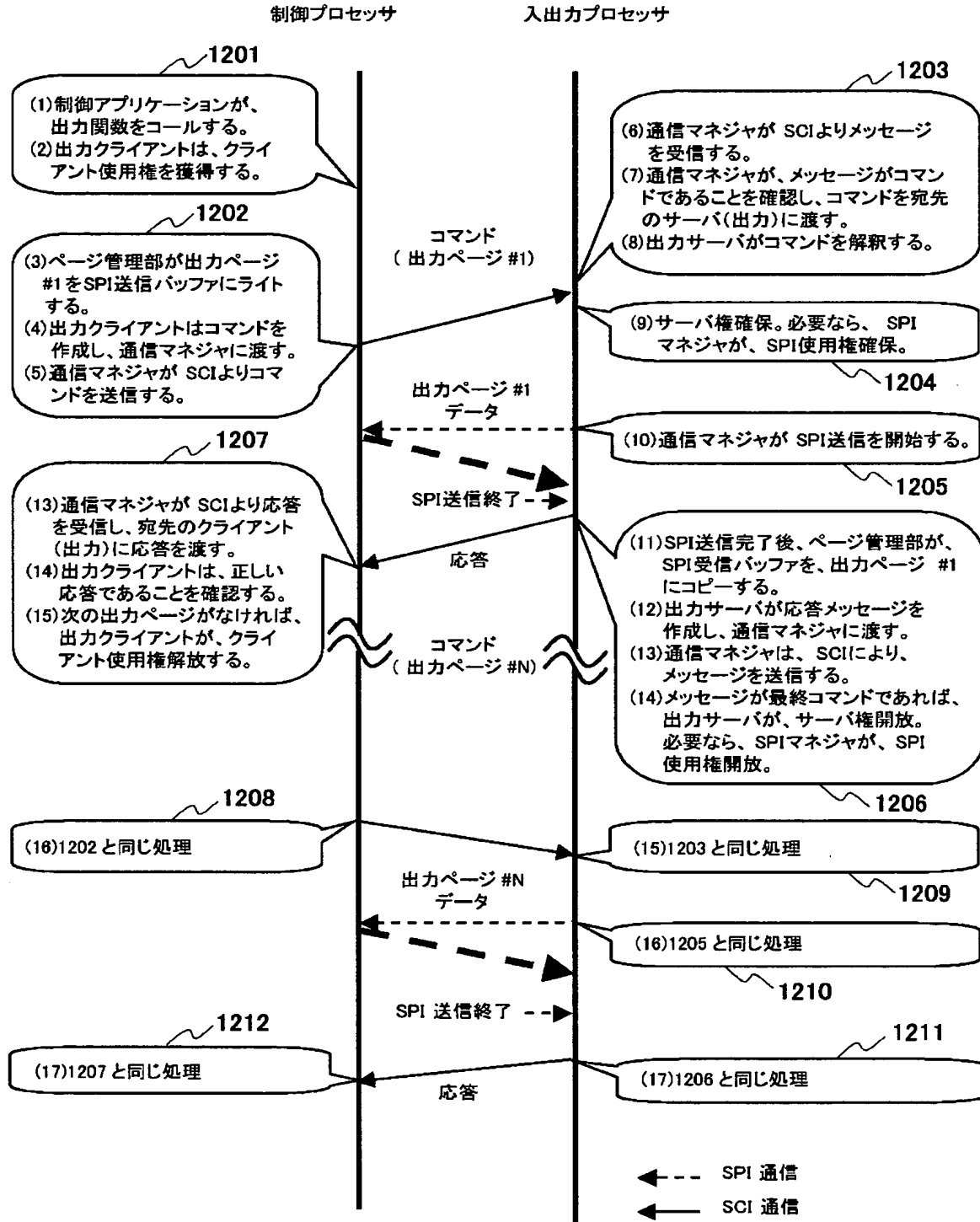
【図 7】

図 7



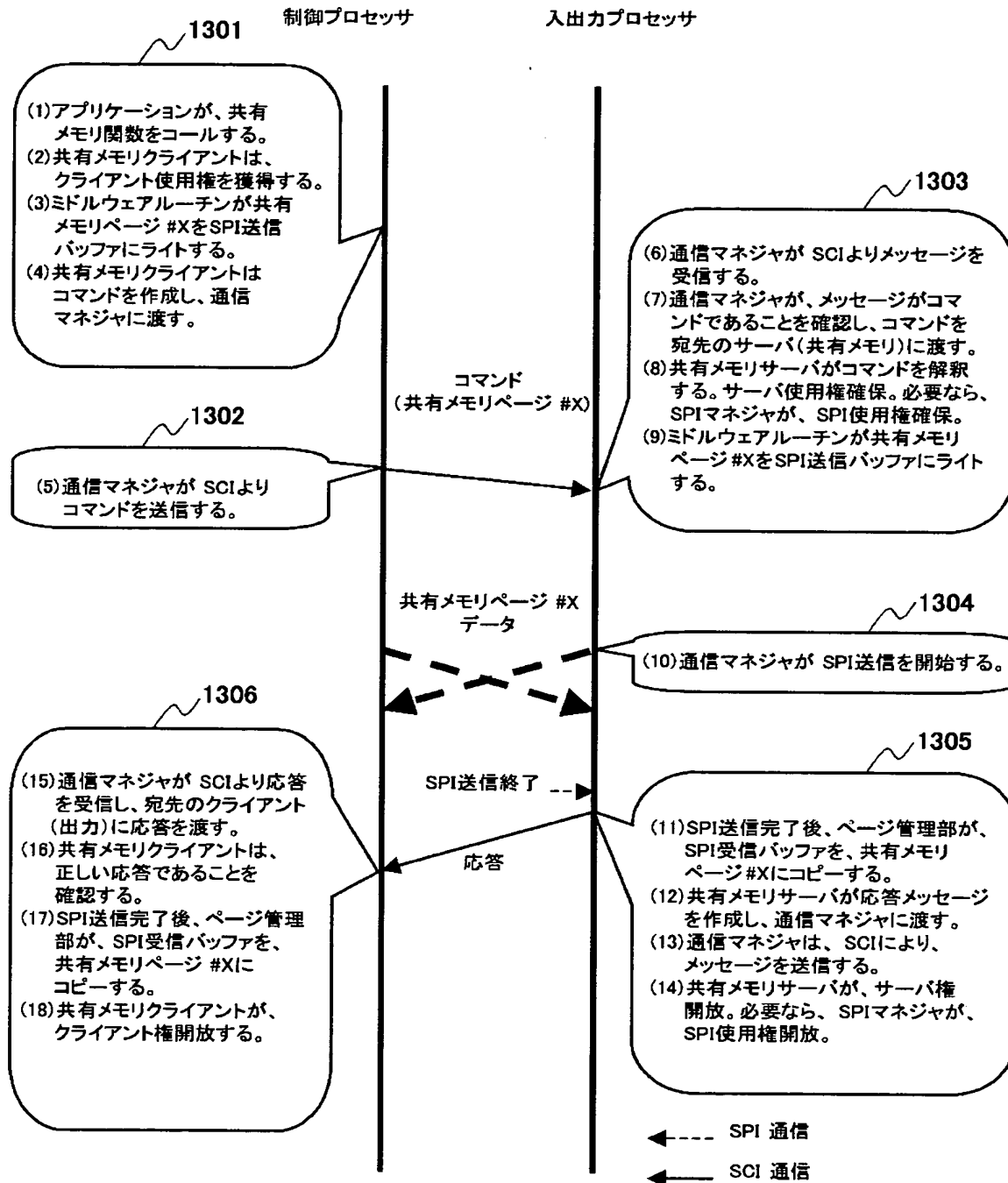
【図 8】

図8

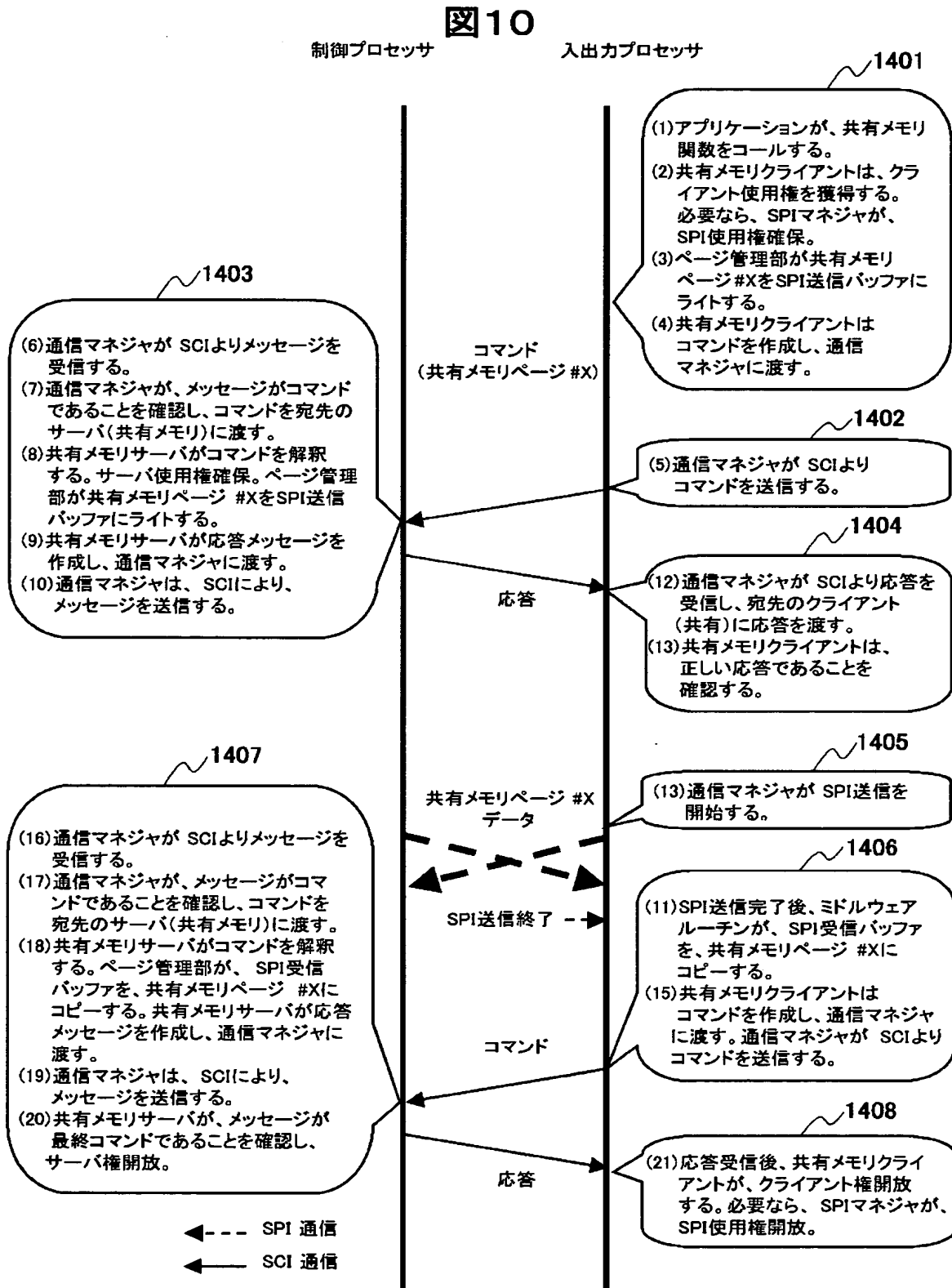


【図 9】

図 9

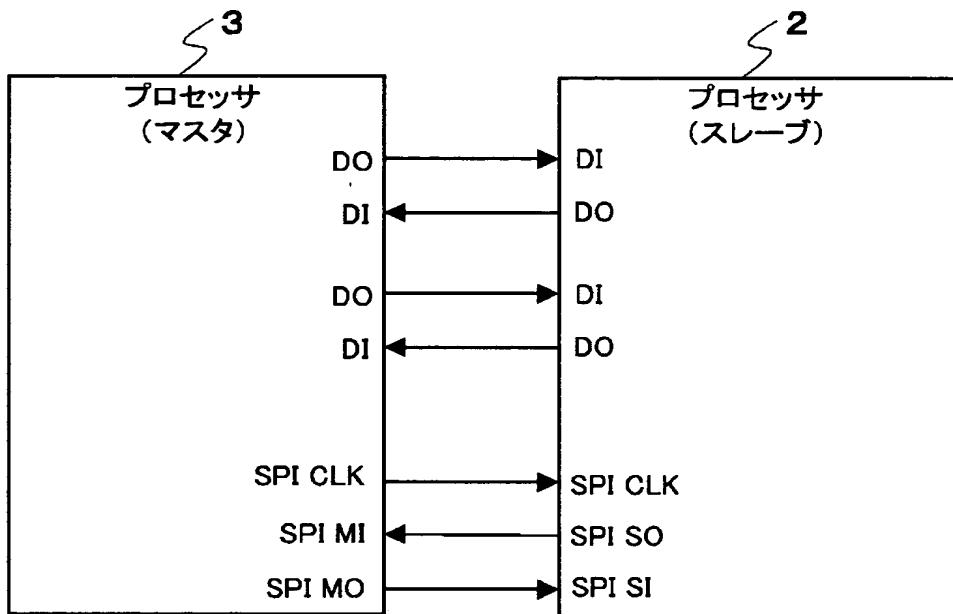


【図 10】



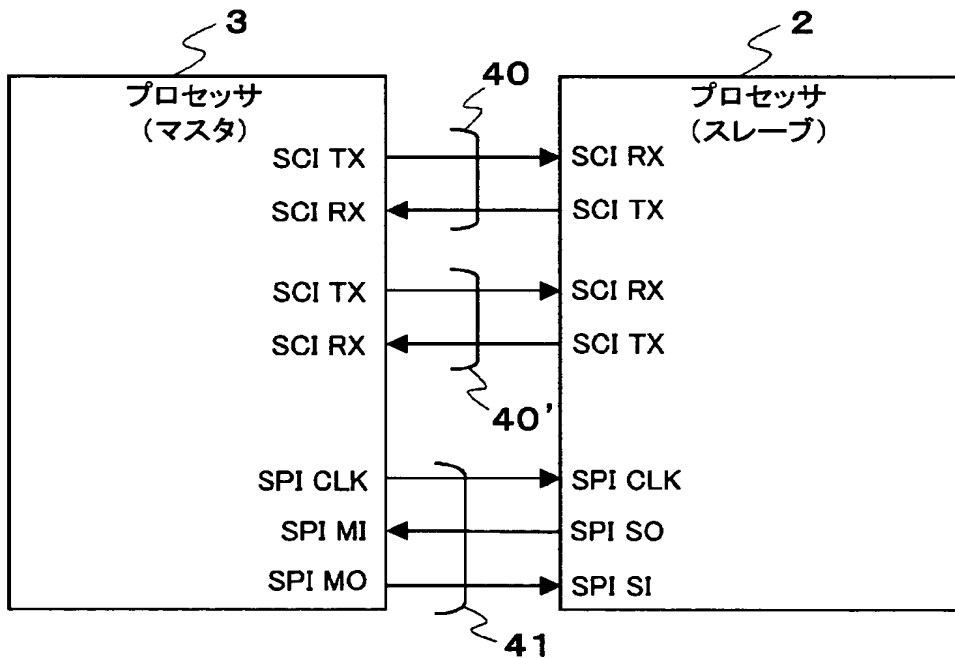
【図 1 1】

図 11



【図 1 2】

図 12



【書類名】 要約書

【要約】

【課題】 マルチプロセッサシステムの処理能力の向上を図る。

【解決手段】 本システムは、S P I 通信のスレーブプロセッサ 2、S P I 通信のマスタープロセッサ 2、両プロセッサをつなぐ S P I ケーブル 5、両プロセッサの間をつなぐ S C I ケーブル 4、を有する。スレーブプロセッサ 2 は、データの送信及び受信のうち少なくとも一方を要求する通信要求コマンドを、S C I ケーブル 4 を介してマスタープロセッサ 3 に送信するコマンド通信部 2 2 0 を有し、マスタープロセッサ 3 は、スレーブプロセッサ 2 からの通信要求コマンドに応じて、スレーブプロセッサとの通信を開始し、S P I ケーブル 5 を介してデータを送受信するデータ通信部 3 1 0 を有する。

【選択図】 図 4

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所